



## 저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약 \(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

慶北大學校 工學碩士學位論文

# 전류제한 ON/OFF 제어를 이용한 플라이백 컨버터 설계

대학원 전자전기컴퓨터학부

金 成 學

2008年 12月

慶北大學校 大學院

# 전류제한 ON/OFF 제어를 이용한 플라이백 컨버터 설계

이 論文을 工學碩士 學位論文으로 提出함

대학원 전자전기컴퓨터학부

金 成 學

指導教授 崔 柄 朝

金成學의 工學碩士 學位論文을 認准함

2008年 12月

委員長

인

인

인

慶北大學校 大學院委員會

# 목 차

목차 .....	i
그림 목차 .....	iii
표 목차 .....	v
1. 서 론 .....	1
1.1 연구 배경 및 필요성 .....	1
1.2 연구내용 .....	3
2. 스위칭 레귤레이션 .....	4
2.1 PWM (펄스폭 변조) 제어 .....	4
2.2 전류모드 제어 .....	5
2.3 TinySwitch의 전류 제한 ON/OFF 제어 .....	7
3. TinySwitch 구조 및 동작 .....	9
3.1 TinySwitch IC 구조 .....	9
3.2 부하에 따른 피드백 제어 .....	B
3.3 TinySwitch의 플라이백 컨버터 동작 .....	15
4. 시스템 구성 및 설계 .....	21
4.1 구현 시스템 기능도 .....	21
4.2 설계 사양 .....	22
4.3 제어 디바이스 선택 및 설계 .....	23
4.4 전원단 설계 .....	27



4.5 플라이백 컨버터 구성 .....	35
5. Simulation 및 검증 .....	38
5.1 PSpice 모델링을 통한 특성 분석 .....	38
5.2 실험 및 검증 .....	48
6. 결 론 .....	59
참고 문헌 .....	60
Abstract .....	61

## 그림 목차

그림 2.1 PWM 제어회로 구성도 .....	4
그림 2.2 전류모드 제어 원리 .....	6
그림 2.3 TinySwitch를 이용한 기본 회로 .....	7
그림 2.4 TinySwitch 기능 블록 다이어그램 .....	8
그림 2.5 ON/OFF 제어에 의한 TinySwitch 레귤레이션 .....	8
그림 3.1 TinySwitch IC 어플리케이션 .....	10
그림 3.2 기능 블록 다이어그램 .....	10
그림 3.3 부하에 따른 동작 파형 .....	14
그림 3.4 제 1구간 동작 (Turn-on) .....	15
그림 3.5 제 2구간 동작 (Turn-off) .....	16
그림 3.6 제 2구간(Turn-off), 2차측 다이오드 ON 구간 .....	17
그림 3.7 제 3구간 동작 (Turn-off) .....	17
그림 3.8 비이상 불연속모드 플라이백 컨버터 .....	18
그림 3.9 제 1구간 동작 (Turn-on) .....	19
그림 3.10 제 2구간 동작, 2차측 다이오드 ON 구간 .....	20
그림 3.11 제 3구간 동작 .....	20
그림 4.1 공기청정기 시스템 구성도 .....	21
그림 4.2 TinySwitch 내부 Circuit Library .....	24
그림 4.3 TinySwitch IC 기능별 분리 .....	26
그림 4.4 정격부하 시 자화 인덕터의 전류파형 .....	28
그림 4.5 2차측 다이오드 전류파형 .....	30
그림 4.6 설계된 트랜스포머 .....	32
그림 4.7 입력 커패시터의 전압 파형 .....	33

그림 4.8 설계된 Fly-back 블록 다이어그램 .....	35
그림 4.9 설계된 Fly-back SMPS circuit .....	35
그림 5.1 플라이백 컨버터 블록 다이어그램 .....	38
그림 5.2 PSpice 모델링 회로 .....	39
그림 5.3 $V_{ds}$ 특성 변화 .....	41
그림 5.4 12V, 15V 출력 전압 .....	42
그림 5.5 입력 전압에 따른 피드백 변화 .....	43
그림 5.6 무부하에서의 $V_{ds}$ 변화 .....	44
그림 5.7 무부하시 12V, 15V 출력 전압 .....	45
그림 5.8 무부하시 입력 전압에 따른 피드백 변화 .....	46
그림 5.9 트랜스포머 커플링 계수 .....	47
그림 5.10 해석 결과 파형 .....	47
그림 5.11 230Vac 입력조건에서의 $V_{ds}$ , $I_{ds}$ .....	48
그림 5.12 300Vac에서의 $V_{ds}$ 및 발열온도 .....	49
그림 5.13 부하변동에 따른 출력전압 .....	50
그림 5.14 피드백저항에 따른 12V 출력 전압 .....	51
그림 5.15 전압 변동에 따른 $V_{ds}$ , $I_{ds}$ .....	52
그림 5.16 전압 변동에 따른 입력 커패시터 리플 .....	54
그림 5.17 대기전력 측정 .....	55
그림 5.18 CE 측정 결과 .....	57
그림 5.19 RP(Radiated Power) 측정 결과 .....	58

## 표 목차

표 1.1	가전기기 대기전력(한국전기연구원, 2006)	1
표 1.2	대기전력 규제 현황	2
표 3.1	TinySwitch IC 기능	11
표 4.1	플라이백 컨버터 설계사양	22
표 4.2	출력전력에 따른 디바이스 선택표	23
표 4.3	TinySwitch IC 특성표	24
표 4.4	TinySwitch 모델링 부품 및 주요 기능	25
표 4.5	전기회로와 자기회로의 비교표	31
표 4.6	SMPS 회로의 Part-list 및 주요 기능	36
표 5.1	해석 조건	40
표 5.2	Vds 및 출력단 해석 결과	40
표 5.3	Vds 및 출력단 해석 결과 (무부하)	43
표 5.4	300Vac Snubber 저항 측정 결과	49
표 5.5	부하에 따른 12V 출력 전압	50
표 5.6	전압 변동에 따른 Vds, Ids	51
표 5.7	입력 리플 설계 요구 조건	53
표 5.8	커패시터 리플 측정 결과	55
표 5.9	전압 변동에 따른 효율 특성	56

# 1. 서론

## 1.1 연구 배경 및 필요성

종래의 가전제품의 전원 공급장치는 리니어 레귤레이터(Linear Regulator)를 적용한 방식이 사용되었다. 최근 전자기기의 소형화, 경량화 추세에 따라 SMPS (Switched Mode Power Supply) 방식의 전원 사용이 늘어 나고 있다. 특히 에너지 효율성 증대를 위한 대기전력 규제가 강화되고 있어 SMPS 방식으로 전환이 시급하다.

표 1.1에서와 같이 2006년 한국전기연구원에서 발표된 가정용 전기기기의 대기전력 발생시간은 연간 3,000시간 이상 낭비되고 있으며, 표 1.2는 국제적인 대기전력 규제가 강화되고 있음을 알 수 있다.

표 1.1 가전기기 대기전력 (한국전기연구원, 2006)

Table 1.1 Standby Power of Home Appliance (KERI, 2006)

품목	보유대수 [대/가구]	대기전력 [W]	대기전력 발생시간 [시간/년]	
			리모컨 Off	주전원 Off
세탁기	0.95	0		5,669
공기청정기	0.1	3.79		3,397
에어컨	0.42	4.87	1,949	1,290
선풍기	0.88	0.65		421
식기세척기	0.07	0.96		4,018
전자레인지	0.62	2.77		4.848

표 1.2 대기전력 규제 현황

Table 1.2 Standby Power Regulation

제품	한국	미국	EU	호주
전자레인지	1W (자율) 1W ('10)	-	1W ('10) 0.5W ('12)	4W ('07) 1W ('12)
세탁기	1W ('10)	-		
건조기				
에어컨	-	-		2W ('07) 1W ('12)

가전제품에 사용되는 전원장치는 전원단과 궤환단의 1차측과 2차측 사이를 전기적인 절연이 되게 해야 하며, 저림하며 쉽게 실장 할 수 있는 기술을 요구하고 있다. 따라서 트랜스포머를 사용하여 전원단의 1, 2차단을 절연한 DC-DC 컨버터를 주로 사용하며, 50W급 이하의 소용량에서는 플라이백 컨버터(Fly-back Converter)가 최소한의 구성요소로 전원단의 전기적 절연을 제공하고 폭넓은 출력 전압범위를 구현할 수 있는 장점을 가지고 있기 때문에 많이 사용하고 있다.

기존의 소용량 플라이백 컨버터를 설계하기 위해서는 RCC(Ringing Choke Converter) 방식이나 디스크리트(discrete) 부품과 PWM(Pulse Width Modulation) IC를 이용하여 설계하였지만, 최근에는 컨트롤러의 소형화 및 비용 절감을 위하여 TinySwitch나 FPS와 같은 주변회로가 내장된 집적 회로 Intelligent IC를 사용하여 구현하고 있다.

## 1.2 연구 내용

불연속 모드 플라이백 컨버터 설계에 사용되는 레귤레이션 방식에는 펄스폭 변조 방식인 PWM 제어와 전류모드 제어 방식이 주로 사용되고 있다. 본 논문에서는 실제 산업계에서 사용하고 있으며, 전류제한 ON/OFF 제어방식으로 레귤레이션하는 Power Integrations(이하 PI社)의 power conversion IC인 TinySwitch IC를 이용한 절연형 플라이백 컨버터를 설계를 다음과 같은 순서로 검증하고자 한다.

2장에서는 기존의 PWM 제어와 전류모드 제어 스위칭 레귤레이션 방식과 전류 제한 ON/OFF 제어방식에 대하여 설명한다. 3장에서는 TinySwitch의 구조와 이를 이용한 플라이백 컨버터의 기본 동작에 대하여 설명한다. 4장에서는 에어컨 및 공기청정기에 적합한 11W급 플라이백 컨버터를 설계하며 5장에서는 PSpice를 이용한 simulation 및 설계된 제어시스템을 제작, 특성을 확인하고 6장에서 결론 및 향후 과제를 제시한다.

## 2. 스위칭 레귤레이션

### 2.1 PWM(펄스 폭 변조) 제어

SMPS에서 출력전압의 레귤레이션을 위해서는 부궤환 제어가 필요하다. 이러한 SMPS의 부궤환 제어 회로의 동작원리는 그림 2.1과 같다. SMPS의 출력전압  $V_o$ 가 전압 분배 회로를 거쳐 기준전압  $V_{ref}$ 와 비교된다. 여기서 나타나는 오차는 오차 증폭기를 통하여 증폭이 되고 비교기에서 삼각파와 비교되어 SMPS의 스위치를 구동하기 위한 구형파 펄스를 발생하게 된다. 출력오차에 상응하여 펄스 폭이 조정됨으로써 출력전압이 레귤레이션 되기 때문에 PWM에 의한 제어라고 한다.

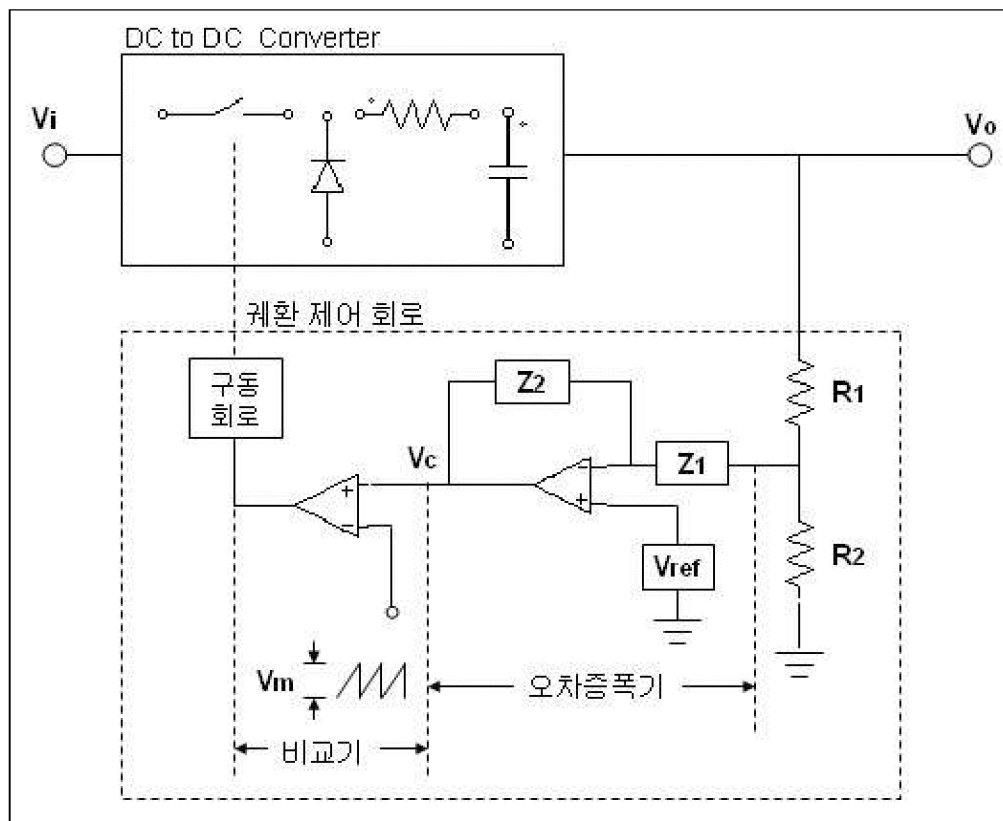


그림 2.1 PWM 제어회로 구성도

Fig. 2.1 PWM Control circuit diagram

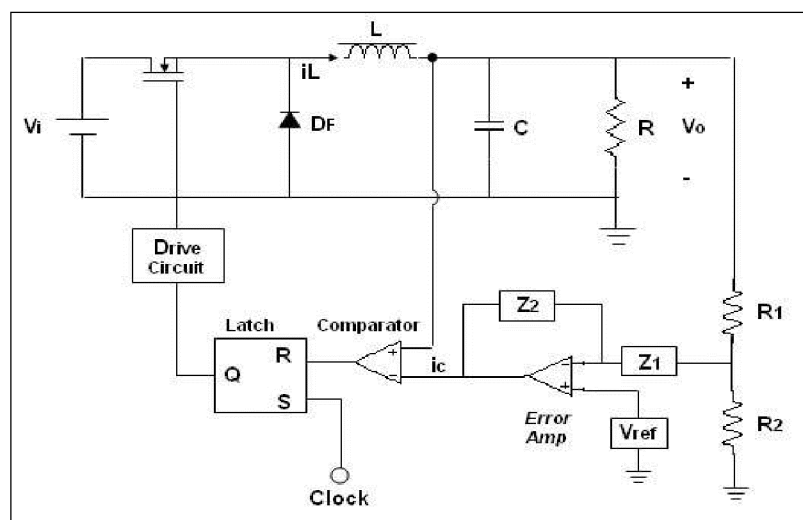


## 2.2 전류모드 제어

SMPS는 반도체 스위치의 스위칭을 통하여 도통 시비율을 변화시켜서 출력 전압의 레귤레이션을 수행한다. 이 도통 시비율을 제어하는 방법의 하나로 기존의 펄스폭 변조(PWM) 제어 방법과 달리, 일정 주파수의 클럭 신호로서 스위치를 도통시키고 스위치 전류 또는 인덕터 전류가 출력전압의 오차에 대응한 설정값에 도달한 순간에 스위치를 차단시켜 도통 시비율을 제어하는 방법을 전류모드 제어(Current Mode Control)라고 한다.

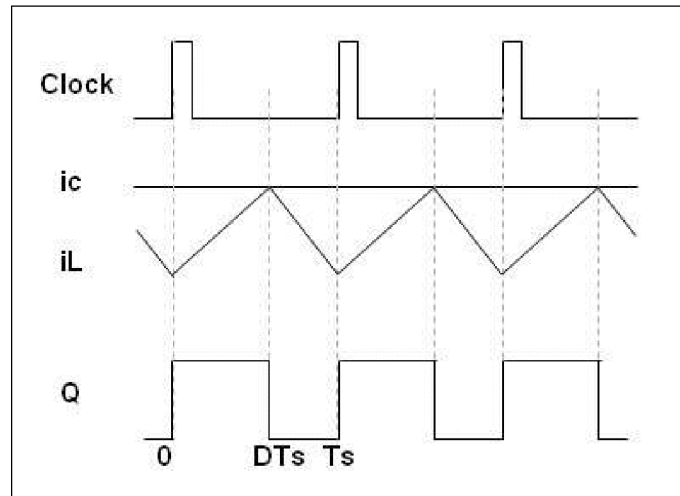
이 방식은 출력전류의 최대값이 제어전류에 의해 직접 결정되므로 제어전류의 최대값을 제한함으로써 스위치 전류의 최대값을 제한할 수 있다.

일정 주파수의 클럭 신호에 의해 R-S Latch가 세트된다. 이 세트에 의해 스위치 Q의 구동펄스가 출력되어 Q가 도통되면 인덕터 전류  $i_L$ 은 상승하기 시작한다. 한편 비교기는 검출된  $i_L$ 의 피크값과 오차증폭기의 출력  $i_C$ 를 비교하고 있다. 이 때  $i_L$ 이  $i_C$ 의 설정값에 도달한 순간 Latch는 리셋되어 Q는 차단된다. 이러한 과정을 통하여 스위치의 도통 시비율 D가 결정되고, 이 동작이 반복됨으로써 출력 전압이 제어된다.



(a) 회로도

(그림 2.2 계속)



(b) 동작 파형

그림 2.2 전류모드 제어 원리

Fig. 2.2 Principle of Current Mode Control

## 2.3 TinySwitch의 전류 제한 ON/OFF 제어

TinySwitch IC는 전류 제한 ON/OFF 제어(Current Limit ON/OFF Control) 방식으로 스위칭 레귤레이션한다. 이 제어 방법은 내부 클럭의 상승에서 출력 전압을 샘플링 함으로써 부하에 따른 동작 주파수가 변하는 방식으로 기존 전류제어 모드와 차별성을 가지고 있다.

클럭은 내부 오실레이터에 의해 발생되며, 각 클럭 사이클의 초기에서 스위칭 사이클 실행여부를 결정하기 위해 EN핀을 샘플링한다. 그림 2.3의 EN핀의 전압이 매번 HIGH로 검출된다면 IC는 모든 사이클에서 스위칭한다. 반대로 EN 단자에서 240uA가 유출되었을 때는 LOW 신호라 판정되어 스위칭은 생략 된다.

FET의 ON 시간은 1차 권선의 전류가 내부 전류 제한값에 도달하면 종료하여 OFF 된다. TinySwitch는 이 전류 제한모드 ON/OFF 제어에 의해 사이클마다 같은 전력량을 생성 및 전송한다. 불연속 모드에서는 식 (2.1)과 같이 트랜스의 1차 인덕턴스, 전류 리밋값, 주파수, 효율에 의해 출력에의 전송전력이 결정된다.

$$P_{OUT} = \frac{1}{2} \cdot L_P \cdot I_P^2 \cdot f_{SW} \cdot \eta \quad (2.1)$$

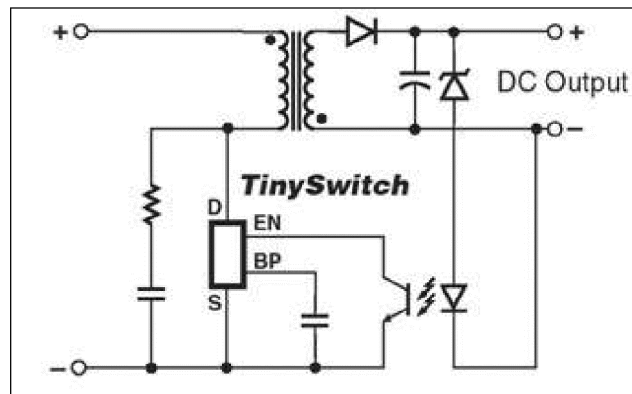


그림 2.3 TinySwitch를 이용한 기본 회로

Fig. 2.3 Basic Circuit using TinySwitch

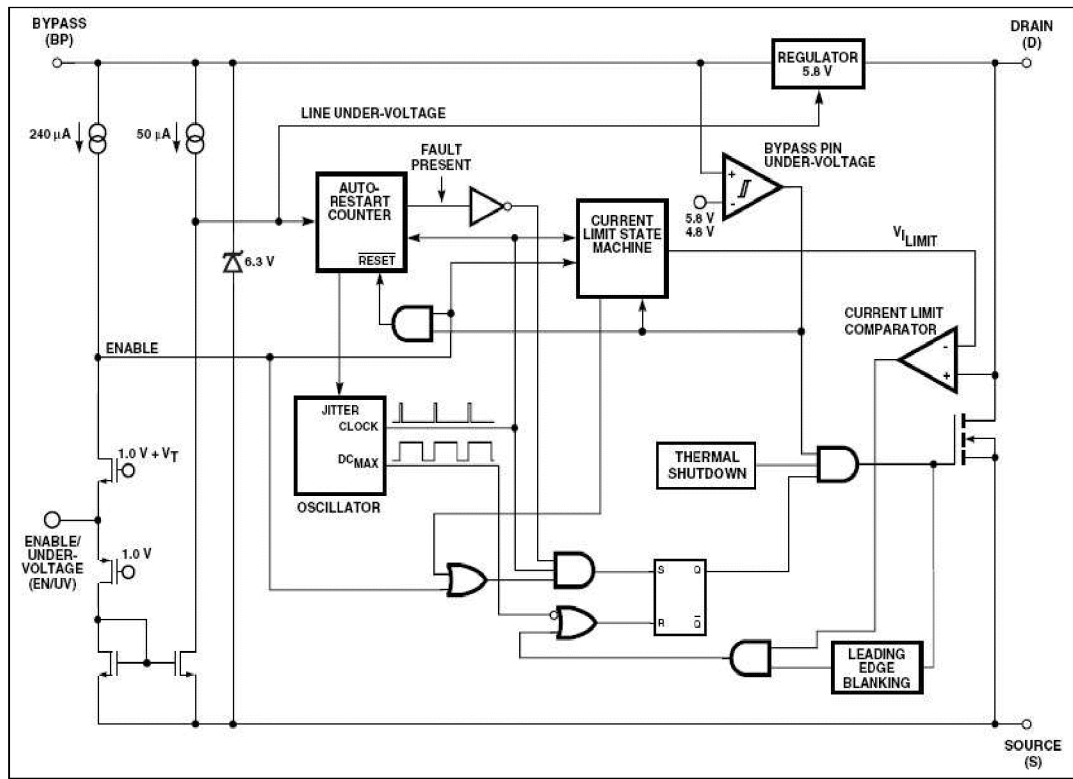


그림 2.4 TinySwitch 기능 블록 다이어그램

Fig. 2.4 Function Block Diagram of TinySwitch

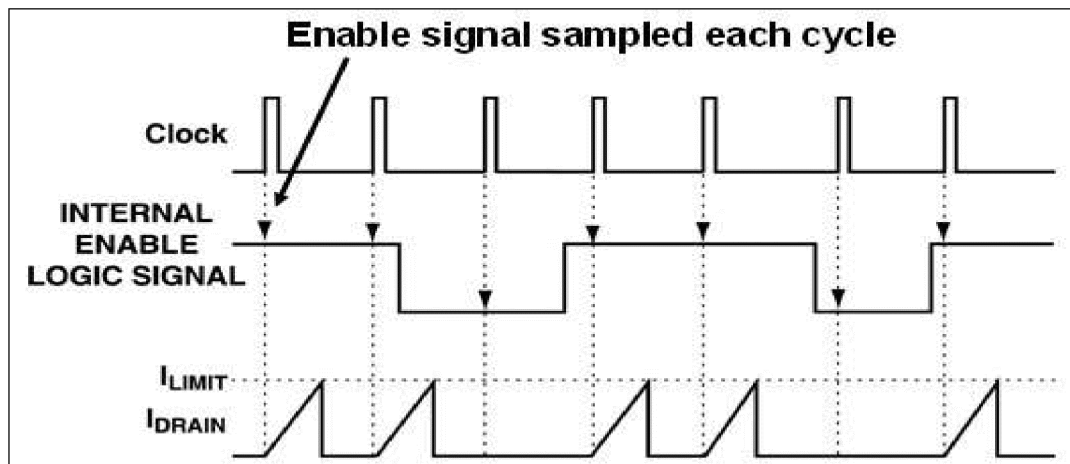


그림 2.5 ON/OFF 제어에 의한 TinySwitch 레귤레이션

Fig. 2.5 TinySwitch Regulation with ON/OFF control

### 3. TinySwitch 구조 및 동작

#### 3.1 TinySwitch IC의 구조

PI社의 TinySwitch는 700V 파워 MOSFET, 오실레이터, 고전압 스위칭 된 전류 소스, 전류 제한과 thermal shutdown 회로를 하나의 디바이스로 통합한 Intelligent IC이다. 시작 시 동작 파워는 바이어스 권선과 바이어스 정류 전압 회로를 제거한 드레인 핀의 전압에서 직접 인출한다.

그림 3.1과 3.2는 TinySwitch IC의 기본 어플리케이션 및 기능 블록 다이어그램을 나타내며, 오실레이터, enable circuit (sense and logic), 전류제한 감지회로 (Current Limit State Machine), 5.8V 레귤레이터, 바이패스 핀 전압미달 감지 회로(Bypass pin Under-Voltage Circuit), leading edge blanking과 700V 파워 MOSFET으로 구성되어 있다. 또한 최소 입력전압 미달감지 (Line Under-Voltage sense), 오토 리스타트 (Auto Restart), 주파수 지터(Frequency Jitter) 용 추가 회로를 통합하였다.

드레인(D) 핀은 MOSFET의 드레인 연결 핀으로 시작과 정상 상태 동작시 내부 동작 전류를 공급한다. Bypass(BP) 핀은 내부에서 발생된 5.8V 공급용 전원을 0.1uF 외부 바이패스 커패시터로 연결하는 역할을 한다. Enable/Under Voltage (EN/UV) 핀은 입력과 저전압 입력 검출을 활성화 시키는 역할을 한다. 정상동작에서는 파워 MOSFET의 스위칭을 제어한다. MOSFET의 스위칭은 이 핀에서 흘러나오는 전류가 50uA 이상일 경우 MOSFET의 스위칭 동작이 활성화되며 240uA 이상일 경우 OFF된다. 또한 이 핀은 DC 입력 전압과 연결된 외부 저항을 통해 저전압 입력상태를 검출한다. 즉 4.8V 이하이면 MOSFET이 OFF되며 5.8V 이상일 경우 ON된다.

표 3.1에는 내부 회로별 주요기능을 설명하고 있다.

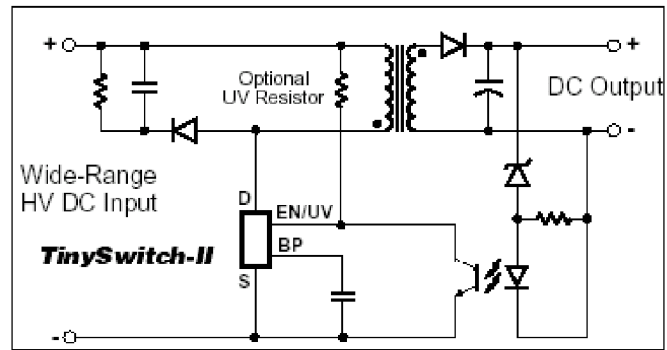


그림 3.1 TinySwitch IC 어플리케이션

Fig. 3.1 Application with TinySwitch IC

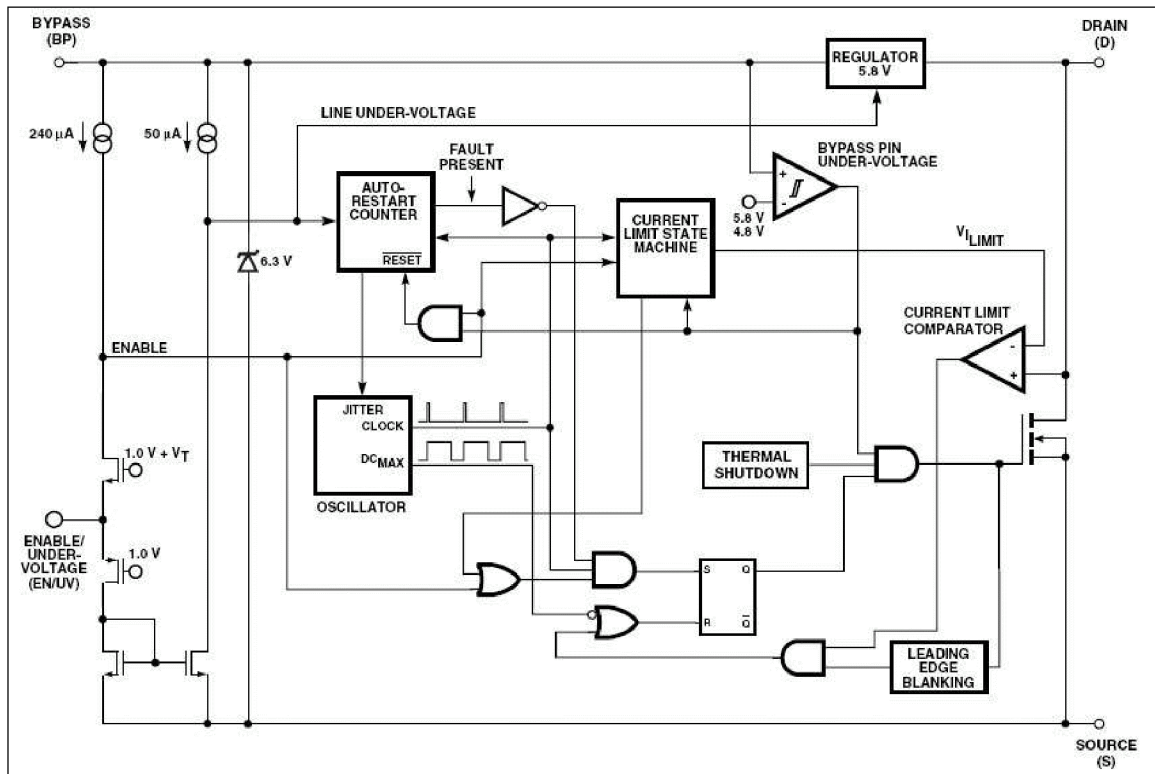


그림 3.2 기능 블록 다이어그램

Fig. 3.2 Function Block Diagram

표 3.1 TinySwitch IC 기능

Table 3.1 Function of TinySwitch IC

내부 회로	주요 기능
Oscillator	<ul style="list-style-type: none"> <li>- Typical Frequency: 132KHz</li> <li>- CLK와 DCMAX를 발생하여 스위칭 Cycle을 결정하고 각 cycle의 시작을 나타냄</li> </ul>
Enable 회로	<ul style="list-style-type: none"> <li>- 240<math>\mu</math>A 제한                             <ul style="list-style-type: none"> <li>→ 초과시 Disable출력/스위칭 종료</li> </ul> </li> <li>- MOSFET 스위치 제어                             <ul style="list-style-type: none"> <li>→ High : ON , Low : OFF</li> </ul> </li> </ul>
Current Limit state Machine	<ul style="list-style-type: none"> <li>- 부하 조건 결정                             <ul style="list-style-type: none"> <li>→ EN/UV Pin의 전압 level 모니터링으로 Current limit level 조정</li> </ul> </li> </ul>
Regulator	<ul style="list-style-type: none"> <li>- 5.8V Regulation</li> <li>- 6.3V Shunt voltage Clamp</li> </ul>
Switching Power MOSFET	<ul style="list-style-type: none"> <li>- SMPS 회로 동작을 위한 Switching MOSFET</li> </ul>
BYPASS Pin under Voltage	<ul style="list-style-type: none"> <li>- 주파 디커플링/에너지 저장</li> <li>- 4.8V 이하시 MOSFET Disable</li> </ul>
Temperature	<ul style="list-style-type: none"> <li>- Die 온도 감지                             <ul style="list-style-type: none"> <li>→ 70℃ hysteresis를 갖는 135℃로 setting</li> <li>→ Threshold이상시 MOSFET Disable, 70℃는 Re-enable Point</li> </ul> </li> </ul>

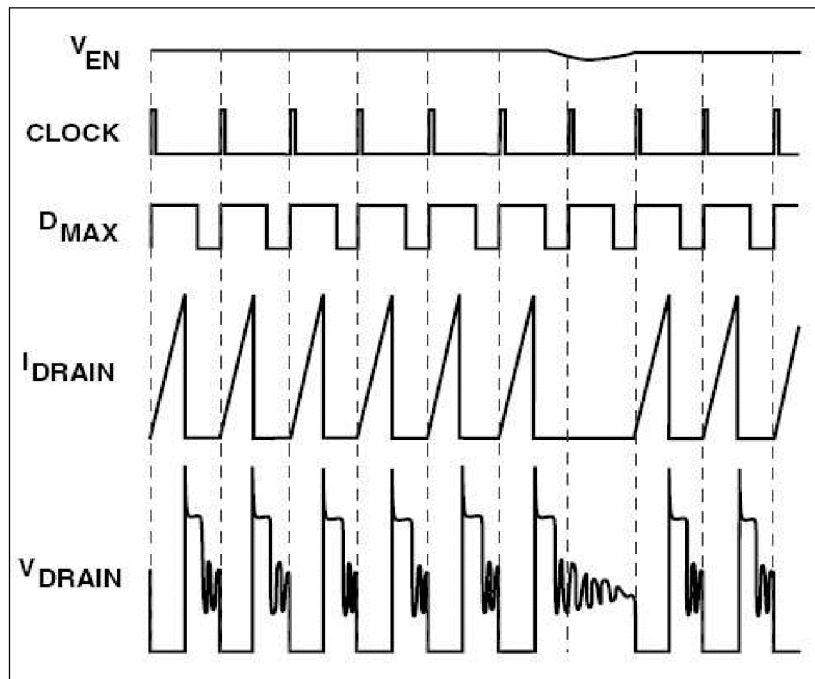
(표 3.1 계속)

내부 회로	주요 기능
Current Limit	- MOSFET에서 전류 감지
Leading Edge Blanking	- MOSFET On시에 짧은 시간(TLEB)동안 current limit comparator를 억제. - switching-pulse의 조급한 종료 방지
Auto-restart	- fault condition에서 Auto-restart Operation → Output overload, output short circuit, open loop condition - Clock된 내부 counter reset - fault condition제거까지 MOSFET Switching
Line under voltage sense	- External 저항을 이용한 DC line Voltage 모니터링 - Auto restart counter 제한



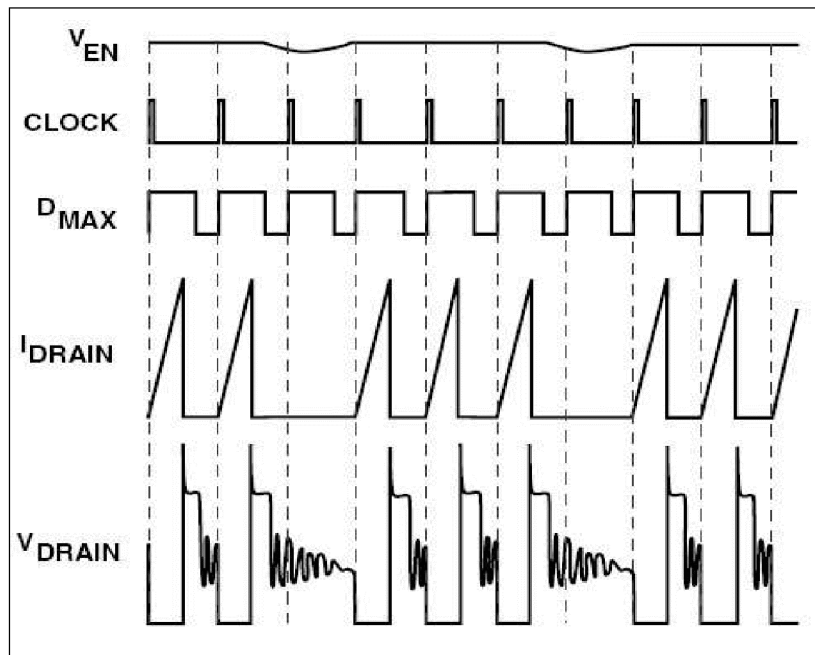
### 3.2 부하에 따른 피드백 제어

IC 내부 내장된 오실레이터에 의해 내부 클럭은 항상 발생한다. 각 클럭 사이클 초기에서 스위칭 레귤레이션 실행여부를 결정하기 위해 EN/UV 핀에서 입력되는  $V_{EN}$  을 샘플링한다.  $V_{EN}$  이 HIGH일 경우 매 사이클마다 최대 주파수로 스위칭을 하며, 낮은 부하에서  $V_{EN}$  레벨이 떨어질 경우, 출력 전압 레귤레이션을 유지하기 위하여 스위칭 사이클을 건너뛰다. 그림 3.3은 부하에 따른 스위칭 과형을 나타낸다.

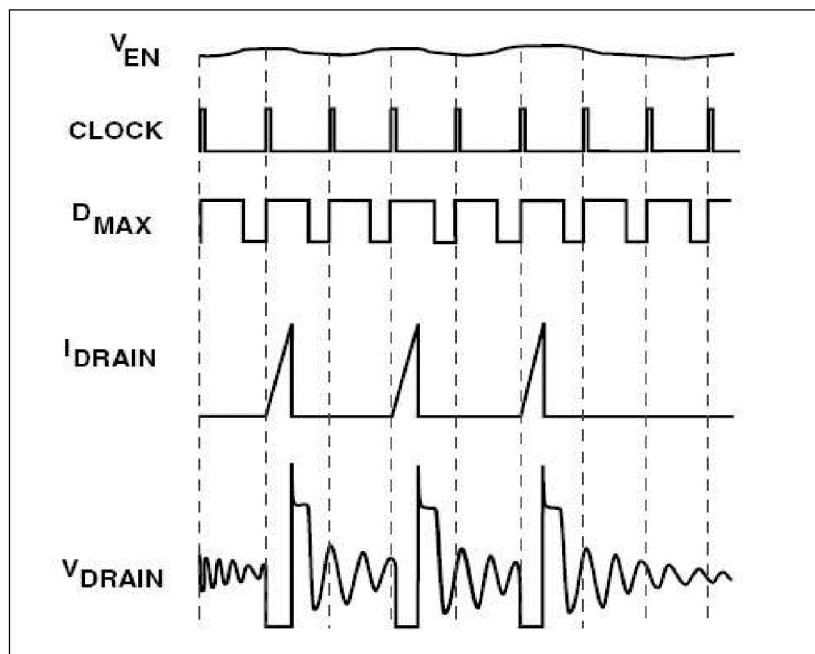


(a) 최대 부하 조건 동작

(그림 3.3 계속)



(b) 중간 부하 조건 동작



(c) 경부하 조건 동작

그림 3.3 부하에 따른 동작 파형

Fig. 3.3 Operating Waveform at Loading

### 3.3 TinySwitch의 플라이백 컨버터 동작

#### 3.3.1 이상적인 플라이백 컨버터(DCM)

##### 가. 제 1구간 동작 (Turn-on)

스위치가 턴온하여 1차측 전류가 직선적으로 증가하며 트랜스포머의 자화 인덕턴스에 의해 에너지가 저장된다.  $I_{PRI}$ 는 식 (3.1)에 따라 직선적으로 증가하며 출력 전류는 C1을 통해서 공급된다.

$$I_{PRI} = I_I + \frac{(V_{IN} - V_{DS(ON)}) \times t_{ON}}{L_P} \quad (3.1)$$

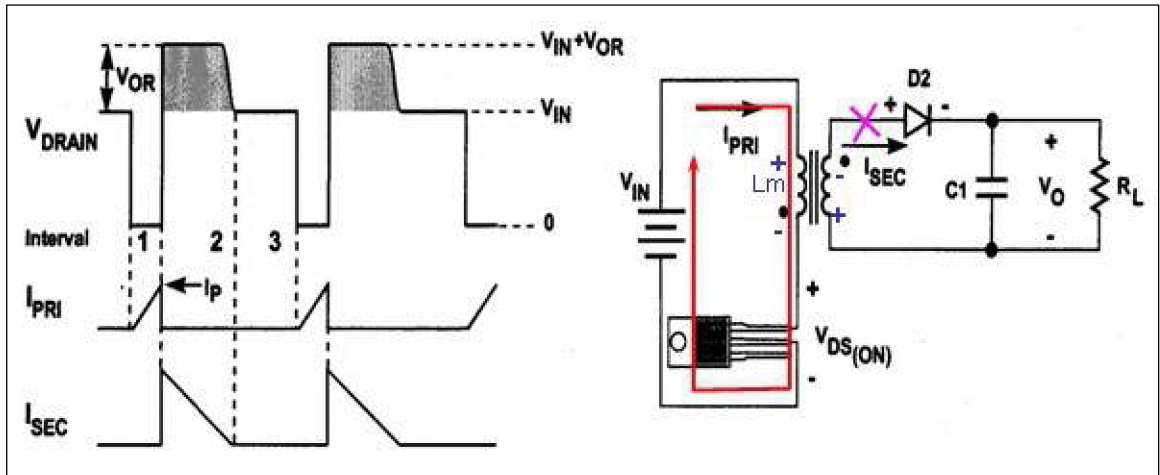


그림 3.4 제 1구간 동작 (Turn-on)

Fig. 3.4 Operation at 1<sup>st</sup> section (Turn-on)

##### 나. 제 2구간 동작 (Turn-off)

1차측 에너지가 2차측으로 전달되는 구간으로 1, 2차 권선 비와 출력전압에 의해  $V_{or}$ 이 식 (3.2)와 같이 형성된다.

$$V_{or} = (N_P/N_S)(V_O + V_F) \quad (3.2)$$

$V_{cr} = V_{in}$ 이 될 때까지  $L_m C_r$ 의 공진에 의해  $I_{LM}$ 이 정형파형으로 증가하며,  $V_{LM}$ 은  $V_{cr}$ 이 증가하는 만큼 감소한다.

$$V_{LM} = V_{IN} - V_{cr} \quad (3.3)$$

$V_{cr} = V_{in}$ 일 때  $L_m$ 에 축적된 에너지가  $C_r$ 을 계속 충전시켜  $V_{cr} = V_{in} + V_{or}$ 까지 충전시킨다.

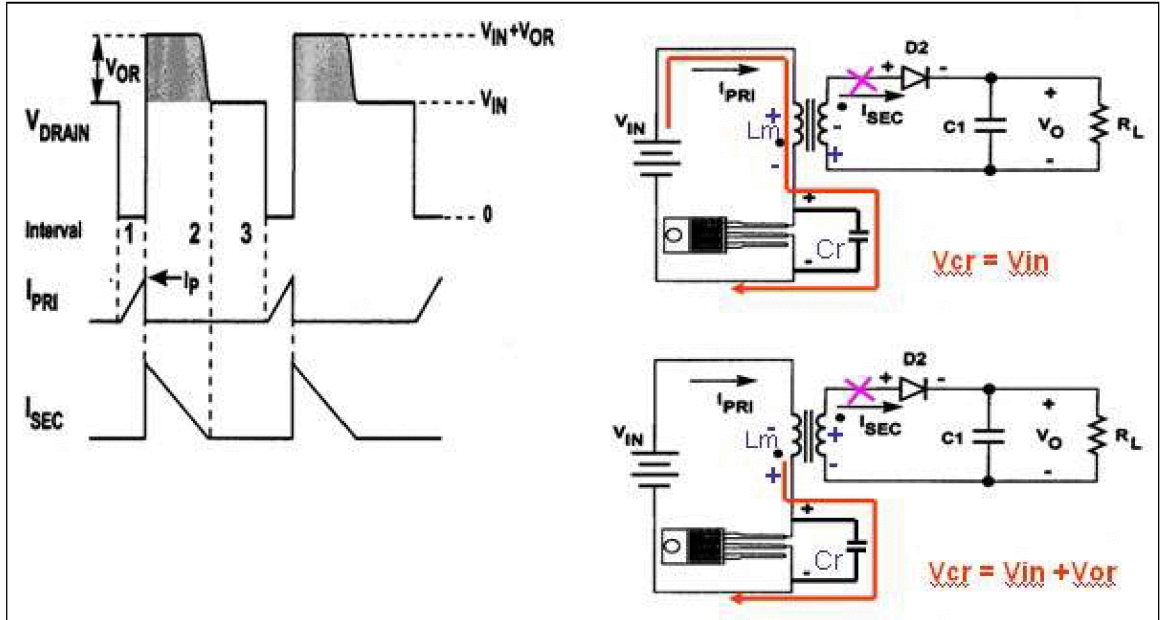


그림 3.5 제 2구간 동작 (Turn-off)

Fig. 3.5 Operation at 2nd section (Turn-off)

다. 제 2구간 동작 - 2차측 다이오드 ON 구간

$V_{cr} = V_{in} + V_{or}$  이 되면 2차측 다이오드  $D_2$ 가 도통하여  $L_m$ 의 에너지가 2차측으로 넘어간다. 이때,  $V_{cr} = V_{in} + V_{or}$ 로 클램프된다.

$$V_{LM} = (N_P/N_S) (V_O + V_F) \quad (3.4)$$

식 (3.4)에 의해  $V_{LM} = V_{or}$ 로 클램프되어  $I_{LM}$ 은 직선적으로 감소된다.

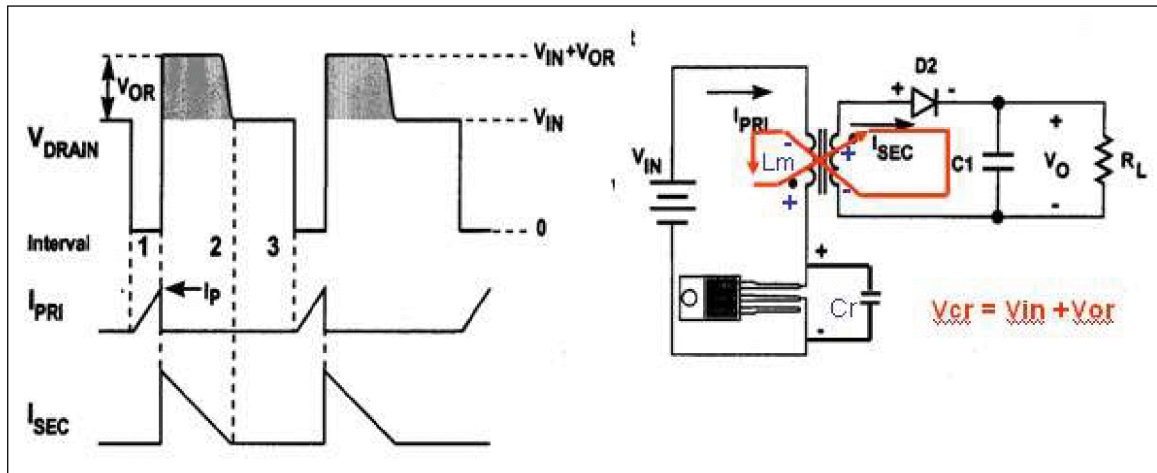


그림 3.6 제 2구간(Turn-off), 2차측 다이오드 ON 구간

Fig. 3.6 Operation at 2nd section, D2 ON

라. 제 3구간 동작 (Turn-off)

이 구간은 1차측 에너지가 “0”이 되어 드레인 전압이  $V_{IN}$  전압까지 내려간다. 따라서 1, 2차 둘 다 전류가 흐르지 않는 구간 발생되며,  $V_{cr} = V_{IN}$ 이면  $V_{LM} = 0$  이다.

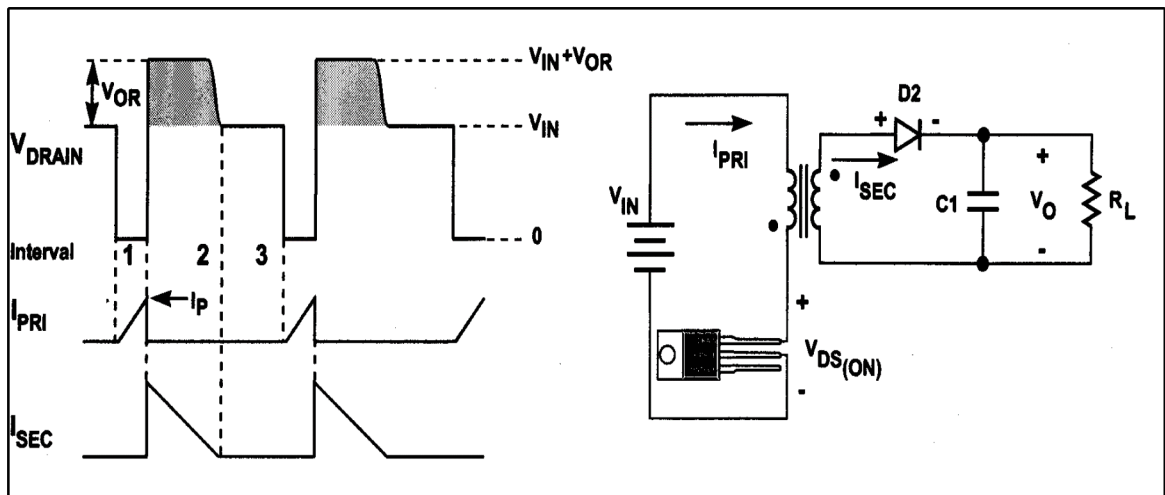


그림 3.7 제 3구간 동작 (Turn-off)

Fig. 3.7 Operation at 3rd section (Turn-off)

### 3.2.1 비이상적인 플라이백 컨버터(DCM)

그림 3.8은 비이상적인 불연속모드 플라이백 컨버터의 회로구성과 동작 파형이다. 이상적인 컨버터와 달리 1차 누설 인덕턴스  $L_{KP}$ , 2차 누설 인덕턴스  $L_{KS}$ , 스위칭 소자와 각 권선에서의 용량성 성분  $C_{DRAIN}$ 의 3가지 기생성분이 발생된다.

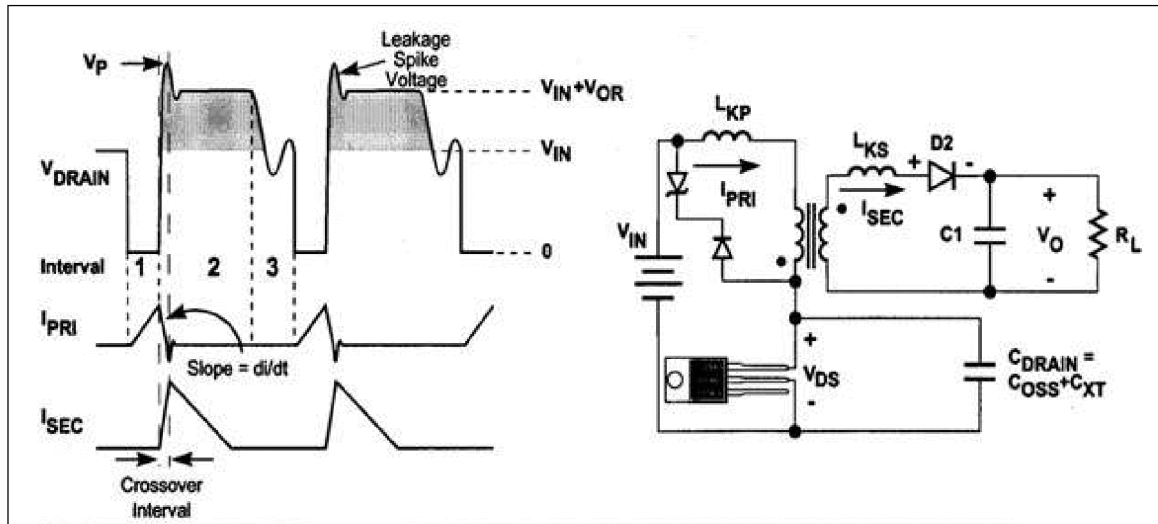


그림 3.8 비이상 불연속모드 플라이백 컨버터

Fig. 3.8 Non-ideal Fly-back converter (DCM)

#### 가. 제 1구간 (Turn-on)

스위치 온 시작점에서 스위치를 통해  $C_{oss}$ 와  $C_{xt}$ 는 방전하여 소실된다. 소실되는 에너지는 전압의 제곱에 비례하기 때문에 높은 입력 전압에서 손실이 커진다.

누설 인덕턴스는 이 구간에서는 트랜스포머에 에너지가 없고, 2차측 초기 전류 값이 “0”이기 때문에 영향을 주지 않는다.

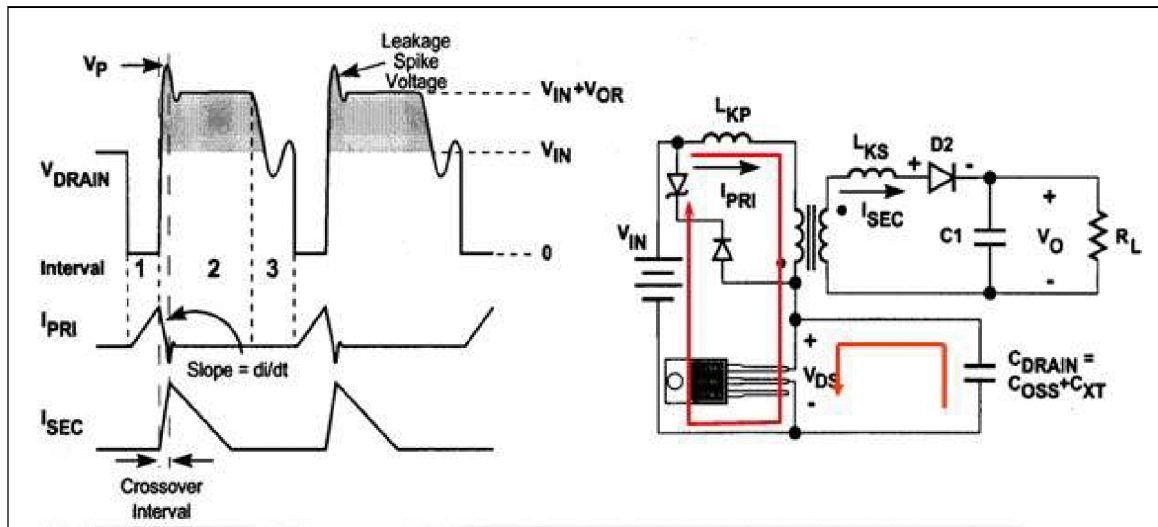


그림 3.9 제 1구간 동작 (Turn-on)

Fig. 3.9 Operation at 1<sup>st</sup> section (Turn-on)

나. 제 2구간 (Turn-off), 2차측 다이오드 ON 구간

트랜스포머 자화 인덕턴스에 저장되었던 에너지가 2차측 회로로 전달된다. 1차측 감소(기울기는 누설 인덕턴스값( $L_{KP}$ )과 회로 전압에 좌우), 2차측 상승(기울기는 누설용량( $L_{KS}$ )과 출력전압 레벨에 따라 좌우)하는 지점에 crossover 지역이 생긴다. 이 crossover 지역에서 감소하는 1차측 전류는  $C_{oss}$ 와  $C_{xt}$ 에 충전되어  $V_P$ 로 된다.  $V_P$ 을 포함하는  $V_{ds}$ 전압은 breakdown voltage rating 이하가 되도록 클램프한다.

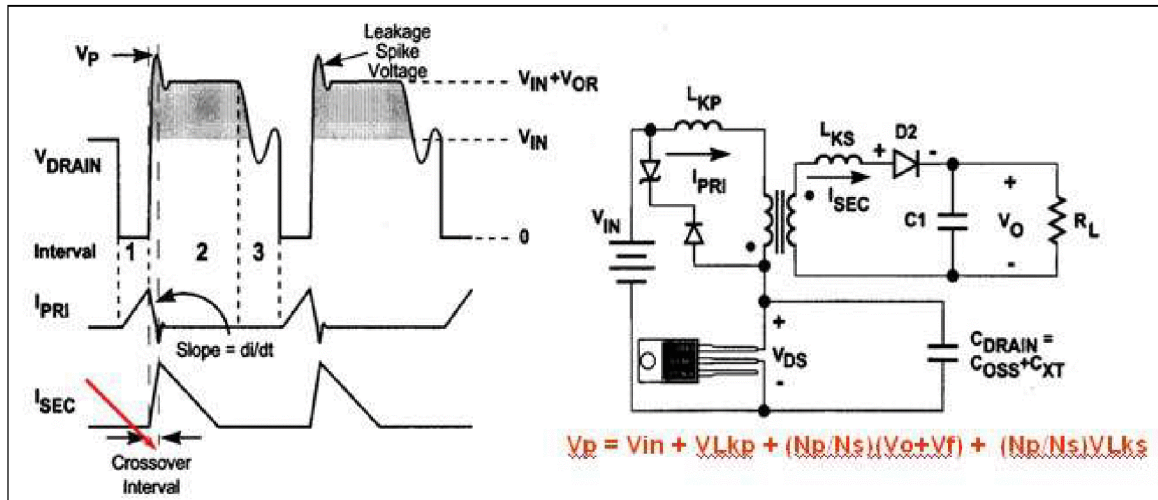


그림 3.10 제 2구간 동작, 2차측 다이오드 ON 구간

Fig. 3.10 Operation at 2<sup>nd</sup> section, D2 ON

다. 제 3구간 (Turn-off), Lm과 Cr의 공진

$I_m = 0$ 이 되면 Cr에 축적된 에너지가 Lm에 에너지를 전달한다. (Lm과 Cr의 공진). 이 때,  $V_{cr} < V_{in} + V_{or}$ 가 되므로 2차측 다이오드가 OFF한다.  $V_{cr} = V_{in}$ 이면 Lm에 축적된 에너지가 Cr을 통해 방전한다(Lm과 Cr의 공진). 즉  $V_{cr}$ 이  $V_{in}$ 을 기준으로 LC공진하게 된다.

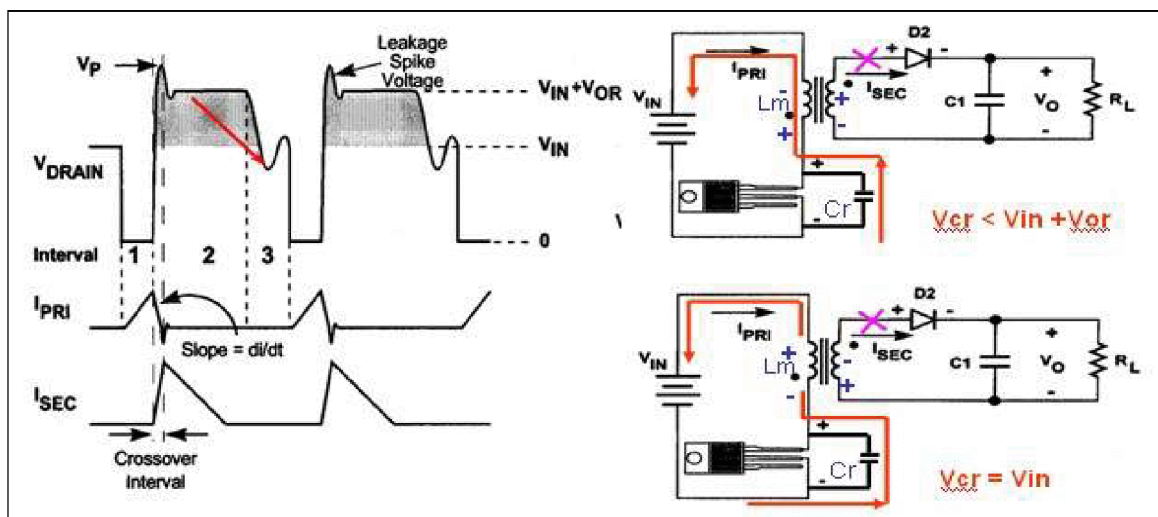


그림 3.11 제 3구간 동작

Fig. 3.11 Operation at 3<sup>rd</sup> section



## 4. 시스템 구성 및 설계

### 4.1 구현 시스템 기능도

그림 4.1은 본 논문에서 설계하고자 하는 공기청정기 시스템의 기능 블록 다이어그램으로, 상 전원을 입력 받아 원하는 출력으로 변환하는 AC PCB Assembly Part, 시스템 전체를 제어하는 DC PCB Assembly Part, 센싱 및 기능 표시를 나타내는 Sub PCB Assembly Part로 나누어 진다.

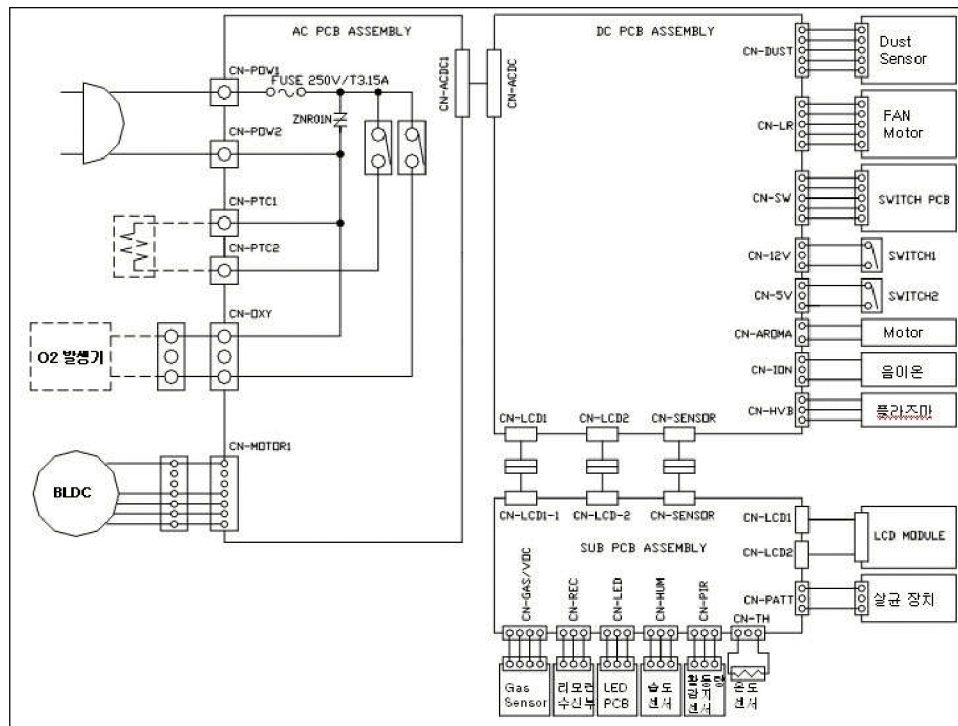


그림 4.1 공기청정기 시스템 구성도

Fig. 4.1 Air-purifier system diagram

## 4.2 설계 사양

표 4.1은 구성하고자 하는 플라이백 컨버터의 설계사양이다. 오프라인 입력 전압은 195 ~ 265VAC이며 플라이백 컨버터 입력전압은 228 ~ 375VDC가 된다. 따라서 플라이백 컨버터의 입력 전압은 최대 입력전압인 375V로 정하고 전체 시스템을 설계한다. 스위칭 주파수는 132kHz로 제어 디바이스에 의해 고정되어 있으며, 출력전압은 12VDC, 15VDC, 출력전류는 0.8A, 0.1A로 시스템의 출력전력은 11.1W로 설정하였다.

표 4.1 플라이백 컨버터 설계사양

Table 4.1 Condition of Fly-back converter

항 목	사 양
오프라인 입력 전압	195 ~ 265VAC
플라이백 컨버터 입력전압	228 ~ 375VDC
출력 전압	Vout1 = 12VDC Vout2 = 15VDC
출력 전류	Iout1 = 0.8A Iout2 = 0.1A
출력 전력	11.1W
효율	80% 이상
대기 전력	1W 이하
출력 리플	100mV 이하

## 4.3 제어 디바이스 선택 및 설계

### 4.3.1 TinySwitch IC 선택

본 논문에서는 PI사의 TinySwitch IC 디바이스를 사용하기로 하였다. 제어 IC는 PI사에서 제공하는 표 4.2와 같은 출력별 디바이스 선택표를 참고하였으며 출력전력이 11.1W이므로 표 4.2에서 TNY266을 선택하였다. 선택된 제어 디바이스는 2차측 쇼트회로와 오픈 루프 보호용 회로가 통합된 IC로 RCC, 디스크리트 PWM 및 다른 직접/하이브리드 솔루션보다 낮은 비용으로 시스템을 구성할 수 있는 장점이 있다. 표 4.3은 전기적 특성표로 선택된 TNY266의 Drain Voltage  $V_{ds\ max}$ 는 700V, Drain Peak Current  $I_{ds}$ 는 560mA이다.

표 4.2 출력전력에 따른 디바이스 선택표

Table 4.2 Output Power Table

OUTPUT POWER TABLE				
PRODUCT <sup>(3)</sup>	230 VAC $\pm 15\%$		85-265 VAC	
	Adapter <sup>(1)</sup>	Open Frame <sup>(2)</sup>	Adapter <sup>(1)</sup>	Open Frame <sup>(2)</sup>
TNY263P or G	5 W	7.5 W	3.7 W	4.7 W
TNY264P or G	5.5 W	9 W	4 W	6 W
TNY265P or G	8.5 W	11 W	5.5 W	7.5 W
TNY266P or G	10 W	15 W	6 W	9.5 W
TNY267P or G	13 W	19 W	8 W	12 W
TNY268P or G	16 W	23 W	10 W	15 W

표 4.3 TinySwitch IC 특성표

Table 4.3 Electronic condition of TinySwitch IC

ABSOLUTE MAXIMUM RATINGS <sup>(1)</sup>				
DRAIN Voltage .....	-0.3 V to 700 V	BYPASS Voltage .....	-0.3 V to 9 V	
DRAIN Peak Current: TNY263 .....	400 mA	Storage Temperature .....	-65 °C to 150 °C	
TNY264 .....	400 mA	Operating Junction Temperature <sup>(2)</sup> .....	-40 °C to 150 °C	
TNY265 .....	440 mA	Lead Temperature <sup>(3)</sup> .....	260 °C	
TNY266 .....	560 mA	<b>Notes:</b>	1. All voltages referenced to SOURCE, T <sub>A</sub> = 25 °C.	
TNY267 .....	720 mA			
TNY268 .....	880 mA			
EN/UV Voltage .....	-0.3 V to 9 V			
EN/UV Current .....	100 mA	2. Normally limited by internal circuitry.		
		3. 1/16 in. from case for 5 seconds.		

#### 4.3.2 TinySwitch IC Library 설계

그림 4.2와 표 4.4는 설계시스템의 출력전력에 따라 선택된 TNY266의 모델링을 위하여 설계된 library 회로와 내부 부품 및 주요기능을 나타낸다.

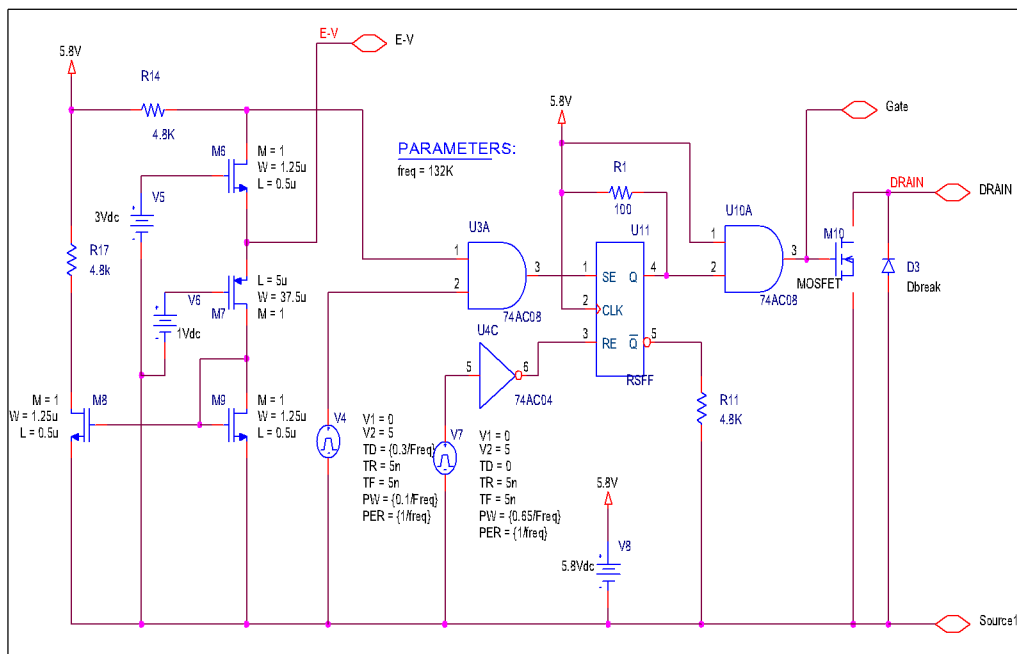


그림 4.2 TinySwitch 내부 Circuit Library

Fig. 4.2 TinySwitch IC Circuit Library

표 4.4 TinySwitch 모델링 부품 및 주요 기능

Table 4.4 Parts and Function of TinySwitch IC

기능	Ref No.	Value	Part 의 주요 기능
Enable 회로	M6	ON/OFF MOSFET	F/B 동작 시 Enable 회로 동작을 위한 S/W 회로
	M7		
	M8		
	M9		
	R14	4.8K	Pull UP 저항
	R17		
	V5	3V	M6 Gate Open 전압
	V6	1V	M7 Gate Open 전압
Clock 발생 회로	V4		Clock 생성
	V7		Dmax 생성
비교 회로	U3A	74AC08	F/B 신호로 Clock 비교 회로
반전 회로	U4C	74AC04	Dmax 신호 반전
FET Drive 회로	U11	R-S F/F	Clock 과 Dmax 조합하여 PWM 신호 생성
	U10A	74AC08	R-S F/F Q 출력 5V Level로 높여줌
	R1	100	Pull UP 저항
	R11	4.8K	Pull Down 저항
MOSFET	M10	Mbreak	SMPS Switching 용 MOSFET
	D3	Dbreak	700V Cutoff 용 Diode

#### 4.3.3 주요 기능

그림 4.3은 TinySwitch IC의 내부 주요 기능을 나타내며, A 영역은 피드백 신호를 제어하는 enable 회로이다. B 영역은 클럭 발생 회로이다. C 영역은 enable 회로와 클럭, DCmax 신호를 조합하여 MOSFET Gate 신호를 생성한다. D 영역은 내부 전원이며, E 영역은 switching MOSFET과 700V break down 회로이다.

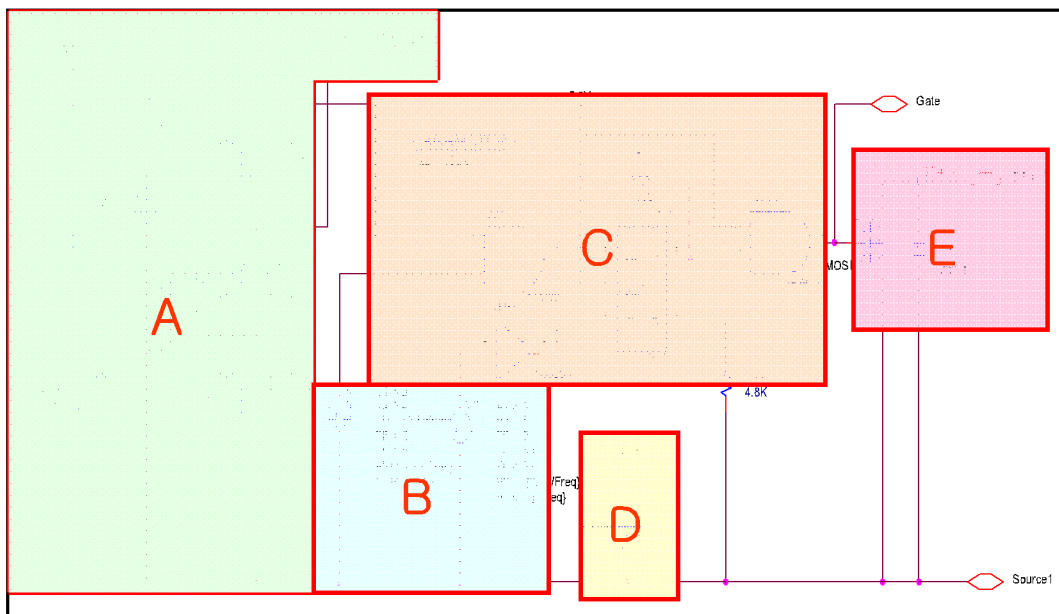


그림 4.3 TinySwitch IC 기능별 분리

Fig. 4.3 Function Part of TinySwitch IC

## 4.4 전원단 설계

### 4.4.1 트랜스포머 설계

#### 가. 코어의 선택

트랜스포머를 설계하기 위해서는 가장 먼저 해야 할 일이 코어를 선택하는 것이다. 주로 SMPS에 사용되는 코어는 Mn-Zn계열의 ferrite이다. 코어의 크기는 출력전력에 비례하고 동작주파수에 반비례한다. TinySwitch IC와 같은 Intelligent IC는 동작주파수가 고정되어 있으므로 TinySwitch IC인 제조사의 PI社에서 제공하는 코어 선택표를 참조하여 출력 전력에 적합한 코어를 선택하면 된다. 11.1W의 출력전력에 대하여 EE19를 선택하였다.

#### 나. 1차측 설계

코어에 한 턴을 감았을 때 발송하는 자속(Flux)을  $\Phi$ 라고 하면 N턴에 대한 총 자속  $\lambda$ 는 식 (4.1)과 같다.

$$\lambda = N\phi \quad (4.1)$$

자속과 자속밀도 B와의 관계는 식 (4.2)와 같은 관계에 있다

$$\phi = BA \quad (4.2)$$

여기서, A는 코어의 단면적이다. 패러데이의 전자유도법칙에 의하면 코일 양단에 발생하는 전압은 식 (4.3)과 같다.

$$v = \frac{d\lambda}{dt} = N \frac{d\phi}{dt} = NA \frac{dB}{dt} \quad (4.3)$$

위의 식을 N에 대해서 정리하면 식 (4.4)와 같다.

$$N_p = \frac{V_{IN} \cdot t_{ON}}{\Delta B \cdot A_C} \times 10^8 = \frac{V_{IN} \times 10^8}{2 \cdot \Delta B \cdot A_C \cdot f_{SW}} \quad (4.4)$$

여기서  $V_{IN}$ 은 최적 입력전압이고 단위는 V이다.  $\Delta B$ 는 코어의 변위 자속밀도로 온도조건을 고려하면 보통 2,500 ~ 2,800G의 값을 갖는다. 하지만 SMPS의 기

본 회로인 플라이백 컨버터의 동작이 정격부하에서 연속이면  $\Delta B$ 는 줄어든다. 손실을 고려하여 대략 500 ~ 1,000G 정도가 적당한 값이 된다. AC는 코어의 단면적이고  $t_{on}$ 은 스위치의 온(on) 시간으로 보통은 스위칭 한 주기의 반으로 가정한다. 따라서 이것을 스위칭 주파수  $f_{sw}$ 로 표현하면 식 (4.4)의 마지막 항과 같다. 이 식에 각 값을 대입하였더니 117턴이 구해졌다.

최저 입력전압  $V_{IN(min)}$ 은 최저입력 시 정류된 전압의 최저치를 말하는데 이는 식 (4.5)과 같이 계산된다.

$$V_{IN(min)} = 195 \times \sqrt{2} \times 0.8 \approx 220[V] \quad (4.5)$$

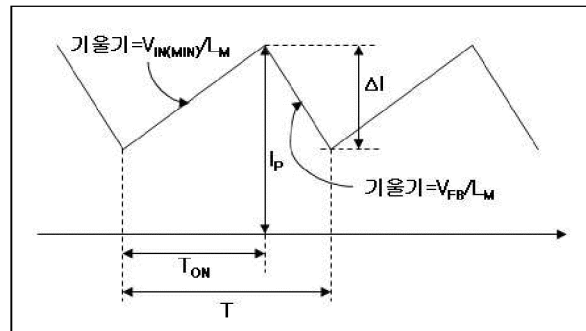


그림 4.4 정격부하 시 자화 인덕터의 전류파형

Fig. 4.4 Current waveform at Rated voltage

이 전압은 그림 4.4에서와 같이 자화 인덕턴스 전류의 상승 기울기를 결정한 다. 마찬가지로 하강 기울기는 스위치 OFF시 2차측에서 피드백 되는 전압  $V_{FB}$ 에 의해서 결정되는데 이는 스위치의 정격전압에 의해서 제한된다. 본 연구의 경우는 피드백 되는 전압  $V_{FB}$ 를 330V로 정하였다. 이러한 기울기일 경우 동류율 (duty)  $D$ 를 계산하면 0.6이 나온다. SMPS의 효율을 80%로 가정하면 입력전력은 13.9W이다. 이때 입력전력  $P_{in} = V_{in(min)} \times I_{avg}$ 이므로 평균 입력전류  $I_{avg}$ 는 0.063A로 계산된다. 이것을 수식으로 쓰면 식 (4.6)과 같다.



$$I_{avg} = \frac{P_{IN}}{V_{IN(min)}} = D \cdot (I_P - \frac{\Delta I}{2}) \quad (4.6)$$

$\Delta I / I_P = 0.5$ 로 가정하면 피크전류는 식 (4.7)과 같이 유도된다.

$$I_P = \frac{4}{3} \cdot \frac{I_{avg}}{D} = \frac{4}{3D} \cdot \frac{P_{IN}}{V_{IN(min)}} \quad (4.7)$$

따라서, 트랜스포머 1차측의 인덕턴스 값은 식 (4.8)와 같이 계산된다.

$$L_M = \frac{V_{IN(min)}}{\Delta I} \cdot T_{ON} = \frac{2D \cdot V_{IN(min)}}{I_P \cdot f_{SW}} \quad (4.8)$$

식 (4.7)과 (4.8)를 이용하여 계산된 값은  $I_P = 0.14A$ 이고  $L_M$ 은  $1.2mH$ 이다.

## 다. 2차측 설계

트랜스포머의 2차측이 여러 개일 경우에는 이 중 가장 큰 출력전력을 갖는 출력을 피드백 제어한다. 따라서 가장 먼저 결정해 주어야 할 값도 이 출력이다. 본 연구에서는  $12V, 0.8A$  출력을 피드백 제어 하였다.

그림 4.5과 같이 2차측 다이오드의 평균전류  $I_{D(avg)}$ 가 출력전류  $I_O$ 와 같은데 식 (4.9)과 같다.

$$I_{D(avg)} = I_O = (1 - D) \cdot I_{2P} (1 - \frac{1}{2} \cdot \frac{\Delta I_2}{I_{2P}}) \quad (4.9)$$

$\Delta I_2 / I_{2P} = 0.5$ 로 가정하면 2차측 다이오드의 피크전류  $I_{2P}$ 는 식 (4.10)과 같이 유도된다.

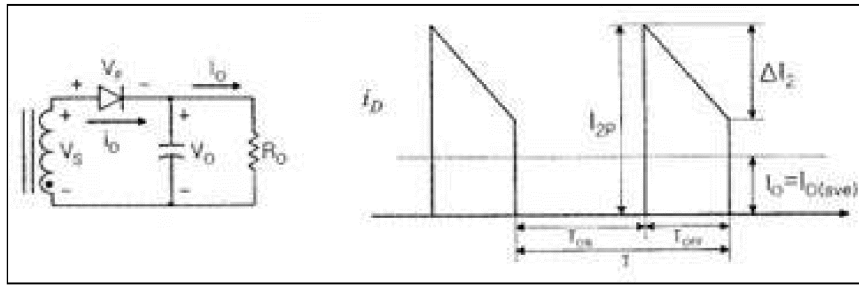


그림 4.5 2차측 다이오드 전류파형

Fig. 4.5 Current waveform of 2<sup>nd</sup> stage Diode

$$I_{2P} = \frac{4}{3} \cdot \frac{I_{D(avg)}}{1-D} = \frac{4}{3} \cdot \frac{I_O}{1-D} \quad (4.10)$$

트랜스포머 2차측의 인덕턴스 값은 식 (4.11)와 같이 계산된다.

$$L_S = \frac{V_S}{I_{2P}} T_{OFF} = \frac{V_O + V_F}{I_{2P}} T_{OFF} = \frac{(V_O + V_F) \cdot (1-D)}{I_{2P} \cdot f_{SW}} \quad (4.11)$$

식 (4.10)과 (4.11)를 이용하여 계산된 값은  $I_{2P} = 1.48A$ 이고  $L_S$ 는  $16\mu H$ 이다. 이 값을 이용하여 2차측의 턴 수를 계산하면 식 (4.12)과 같다.

$$N_S = \sqrt{\frac{L_S}{L_P}} \cdot N_P \quad (4.12)$$

인덕턴스는 턴 수의 제곱에 비례하기 때문에 유도된 수식으로  $12V$  출력에 대해서는  $14$ 턴,  $15V$  출력은  $3$ 턴으로 계산되었다.

라. Gap 설계

전기회로와 같이 자기회로를 해석하려면 표 4.5와 같이 각각의 변수들을 대응하면 된다.

표 4.5 전기회로와 자기회로의 비교표

Table 4.5 Comparator between Electric and Magnetic circuit

전기회로	자기회로	비고
EMF (Electro-Motive Force)	mmf (Magneto-Motive Force)	EMF = 전압
전류 (Current)	Flux $\Phi$	
저항 (Resistance)	Reluctance R	

갭(Gap)을 삽입해야 하는 트랜스포머에 있어서 전체 릴럭턴스(reluctance)  $R_T$ 는 식 (4.13)와 같이 코어의 릴럭턴스  $R_C$ 와 갭의 릴럭턴스  $R_G$ 의 합이다.

$$R_T = R_C + R_G = \frac{l_C}{\mu_o \mu_r A_C} + \frac{l_G}{\mu_o A_C} \quad (4.13)$$

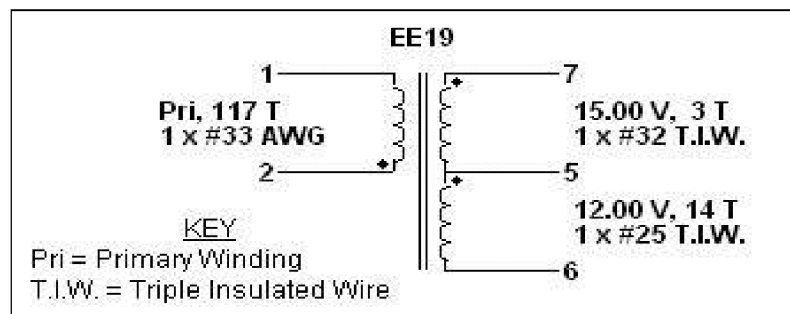
한편,  $R_T$ 와 트랜스포머의 일차측 인덕턴스와의 관계식은 식 (4.14)와 같다.

$$L_P = \frac{N_P^2}{R_T} = \mu_o A_C N_P^2 / \left( \frac{l_C}{\mu_r} + l_G \right) \quad (4.14)$$

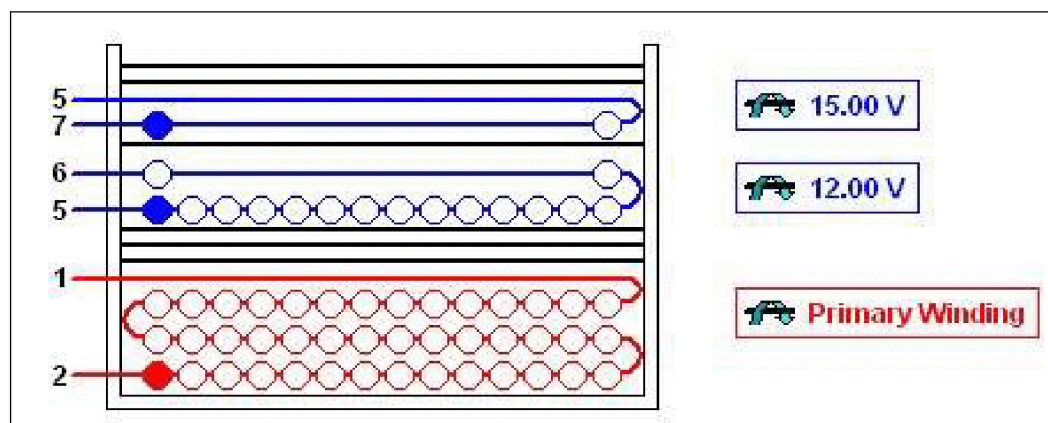
대부분의 경우  $l_C / \mu_r \ll l_G$ 이므로  $l_C / \mu_r$ 를 무시하고 갭에 대하여 정리하면 식 (4.15)과 같이 mm의 단위로 계산될 수 있다.

$$l_G = 4\pi \cdot \frac{A_C \cdot N_P^2}{L_P} \times 10^{-8} [mm] \quad (4.15)$$

계산된 갭의 길이는 0.175mm이므로 이 두께의 반 되는 갭지를 삽입하면 된다. 이상의 결과를 정리하면 그림 4.6와 같이 설계된 트랜스포머의 각 권선을 알 수 있다.



(a) Electrical Diagram



(b) Mechanical Diagram

그림 4.6 설계된 트랜스포머

Fig. 4.6 Designed Transformers

#### 4.4.2 입력 커패시터 설계

그림 4.7는 입력 커패시터의 전압파형으로 부하와 커패시터의 크기에 따라 리플 전압의 크기가 변한다.

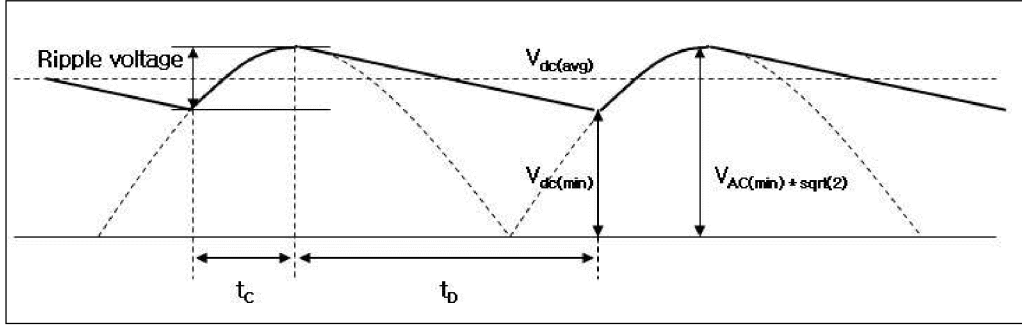


그림 4.7 입력 커패시터의 전압 파형

Fig. 4.7 Voltage waveform of Input capacitor

최저 입력전압  $V_{AC(min)}$  ( $= 195V_{AC}$ )에 대해서 최소 커패시터 전압  $V_{dc(min)}$ 이 SMPS 설계 시 최소 전압  $V_{IN(min)}$ 이다. 본 논문에서는 이 전압을 195V로 선정했다. 이 경우 입력 커패시터의 리플전압은 20V이다. 그림 4.7에서  $t_C$ 구간은 커패시터 충전구간이고  $t_D$ 구간은 커패시터 방전구간이다. 이 때 SMPS가 입력 커패시터에 대해서 부하로 동작하는데 이 부하저항을 계산하면 식 (4.16)과 같이 계산할 수 있다.

$$R_L = \frac{V_{dc(avg)}^2}{P_{IN}} = \frac{245^2}{11} \approx 5.6k\Omega \quad (4.16)$$

$t_D$ 구간이 커패시터와 식 (4.16)의 부하저항과의 방전구간 이므로 이 구간을 계산하면 식 (4.17)과 같다.

$$t_D = \frac{T_{60}}{4} + \frac{T_{60}}{2\pi} \cdot \sin^{-1} \frac{V_{dc(min)}}{\sqrt{2}V_{AC(min)}} \quad (4.17)$$

여기서  $T_{60}$ 은 60Hz 한 주기를 말한다. 이 구간 동안 커패시터와 부하저항의 시상수  $\tau = RLC$ 에 따라서 방전한다. 따라서 식 (4.18)의 관계에서 식 (4.19)과 같이 커패시터 값을 계산할 수 있다.

$$\sqrt{2}V_{AC(\min)} \cdot e^{-\frac{t_p}{R_L C}} = V_{dc(\min)} \quad (4.18)$$

$$C = -\frac{t_D}{R_L \cdot l_n \frac{V_{dc(\min)}}{\sqrt{2}V_{AC(\min)}}} \quad (4.19)$$

위의 식 (4.17)과 (4.19)을 계산하면  $t_D = 6.416[\text{msec}]$ 이고  $C \approx 56[\text{uF}]$ 이다.

## 4.5 플라이백 컨버터 구성

그림 4.8과 4.9는 본 논문에서 다루고자 하는 플라이백 컨버터 시스템의 블록 다이어그램 및 회로도이다. 표 4.6는 설계 회로의 각 기능별 Part-list 및 주요 기능을 나타낸다.

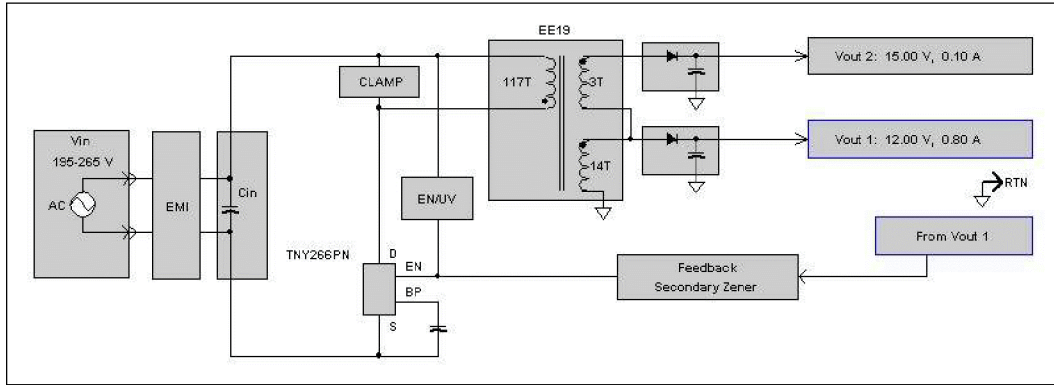


그림 4.8 설계된 Fly-back 블록 다이어그램

Fig. 4.8 Designed Fly-back converter block diagram

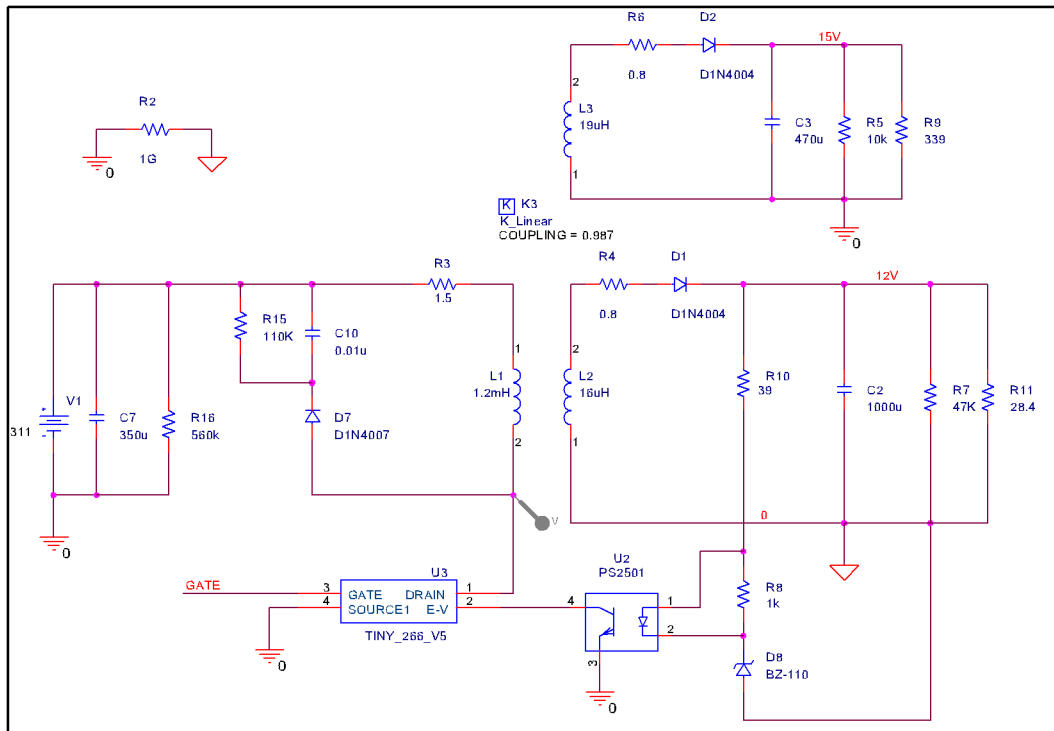


그림 4.9 설계된 Fly-back SMPS circuit

Fig. 4.9 Designed Fly-back converter circuit

표 4.6 SMPS 회로의 Part-list 및 주요 기능

Table 4.6 Parts list and Function of Circuit

기능	Ref No.	Value	Part 의 주요 기능
1차 정류회로	C7	350uF	Ripple Voltage는 Vrms의 7% 이내 설계
	R16	560KΩ	방전 저항
RCD Snubber 회로	R15	110KΩ	입력 전압 AC300V , Full 부하 인가시 Vds 전압 700V 미만 일 것
	C10	0.01uF	
	D7	1N4937	
Transformer	R3	1.5Ω	L1 의 DC Resistance
	R4	0.8Ω	L2 의 DC Resistance
	R6	0.8Ω	L3 의 DC Resistance
	L1	1.2mH	입력전압 변동에 따라 출력 변동을 만족할 것
	L2	16uH	- 12V → ±0.5V 이내일 것
	L3	19uH	- 15V → ±1.5V 이내일 것
2차 15V 정류 회로	D2	UG2D	2차_15V Rectified Diode - Irms, Vrrm, Trr Spec 을 만족 할 것
	C3	470uF	Ripple Current는 Spec 이내일 것 Ripple Voltage Ratio Spec 이내일 것
	R5	10KΩ	방전 저항

(표 4.6 계속)



기능	Ref No.	Value	Part 의 주요 기능
2차 12V 정류 회로	D1	UG2D	2차_12V Rectified Diode - Irms, Vrrm, Trr Spec 을 만족 할 것
	C2	1000uF	Ripple Current는 Spec 이내일 것 Ripple Voltage Ratio Spec 이내일 것
	R7	47K $\Omega$	방전 저항
부하	R9	339 $\Omega$	출력 15V 부하 → 44.2mA
	R11	28.4 $\Omega$	출력 15V 부하 → 420mA
F/B 회로	R10	39 $\Omega$ 등	저항 값 변경에 따라 출력 변동을 만족 할 것
	R8	1K $\Omega$	
	U2	TLP421	- 12V → $\pm 0.5V$ 이내일 것
	D8	BZX55C11	- 15V → $\pm 1.5V$ 이내일 것 - F/B 저항 R10 변경값 → 39 $\Omega$ , 220 $\Omega$ , 330 $\Omega$
Switching IC	U3	TNY266	입력 전압 변동에 따른 과부하 인가 시 Spec 여유율10% 설계 - Vds max , Ids max → 용량(Watt)
GND 분리	R2	1G $\Omega$	P-spice GND 특성 에 의해 추가 되는 저항 - 실제 회로에는 사용 하지 않음

## 5. Simulation 및 검증

그림 5.1은 4장에서 설계된 공기청정기 플라이백 컨버터의 블록 다이어그램이다. 본 장에서는 PSpice를 이용한 플라이백 컨버터의 동특성 해석과 실험을 통하여 검증을 한다.

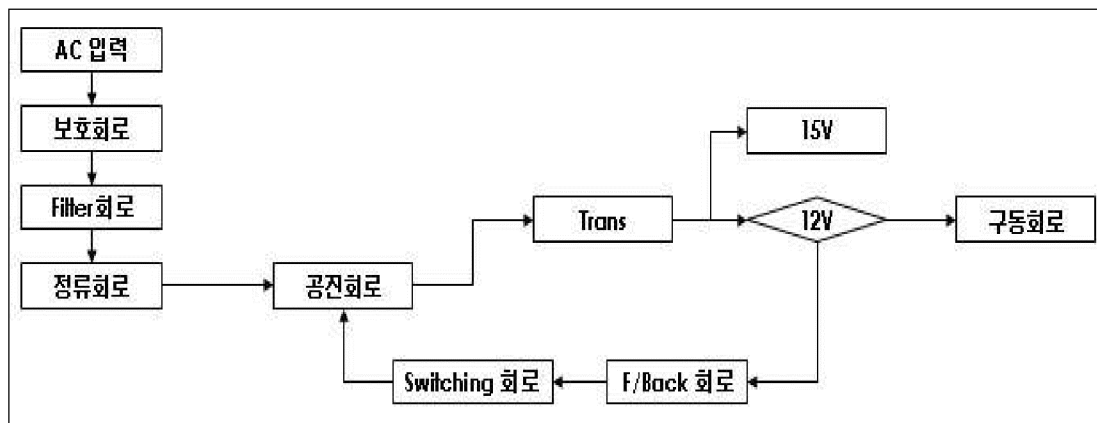


그림 5.1 플라이백 컨버터 블록 다이어그램

Fig. 5.1 Fly-back converter block diagram

### 5.1 PSpice 모델링을 통한 특성 분석

그림 5.2는 PSpice 해석을 위한 모델링 회로로 12V 출력부하는 420mA, 15V 출력부하는 44.2mA로 계산하였다. 피드백 회로는 H → L로 동작을 하며 입력 전압은 185V<sub>AC</sub>, 230V<sub>AC</sub>, 300V<sub>AC</sub>를 인가한다.



### 5.1.1 부하 인가 해석

185 ~ 300V<sub>AC</sub> 인가조건에서 트랜스포머의 커플링 계수 변화에 따른 V<sub>ds</sub> 및 12V, 15V 출력단의 변화를 해석하였다.

표 5.1 해석 조건

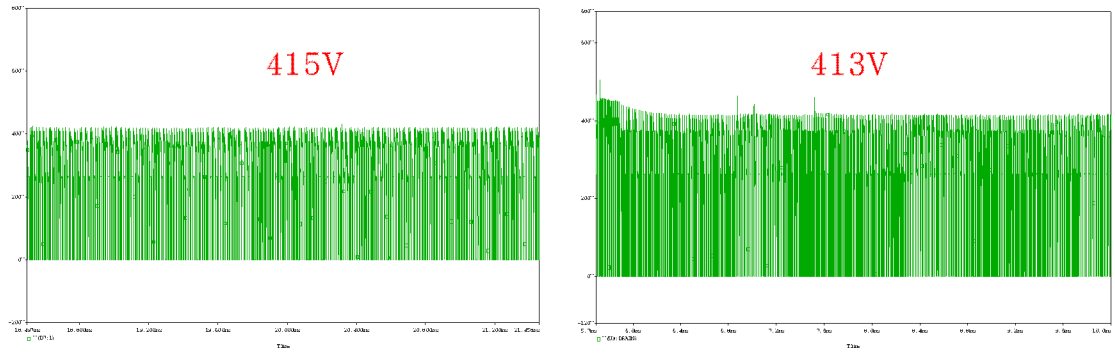
Table 5.1 Analysis condition

입력 전압	Switching 주파수	Duty 비	Coupling 계수	출력 부하	
				12V	15V
185V <sub>AC</sub>	132kHz	35%	0.987	420mA	44.2mA
230V <sub>AC</sub>			/		
300V <sub>AC</sub>			0.99		

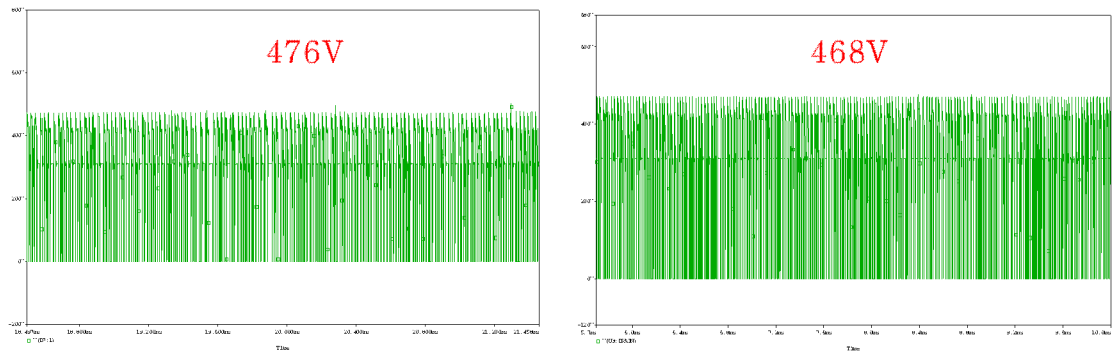
표 5.2 V<sub>ds</sub> 및 출력단 해석 결과

Table 5.2 Analysis result from V<sub>ds</sub> and output

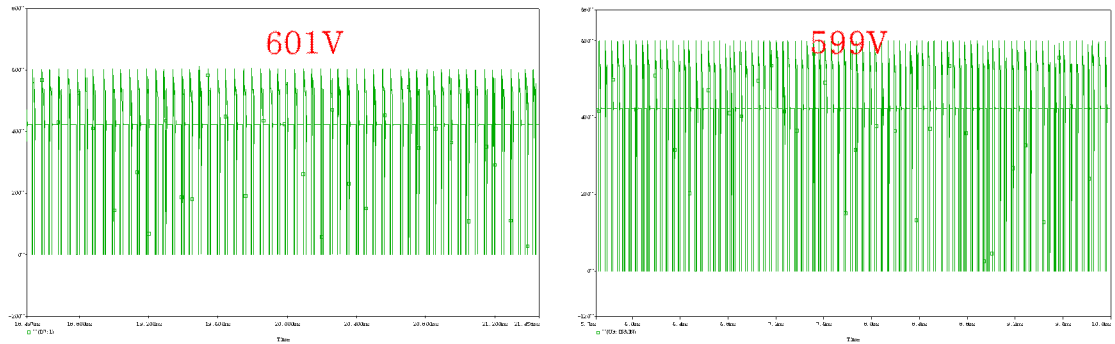
입력 전압	커플링 계수	V <sub>ds</sub>	12V 출력	15V 출력
185V <sub>AC</sub>	0.987	415V	12.02V	15.4V
230V <sub>AC</sub>		476V	12.02V	15.9V
300V <sub>AC</sub>		601V	12.02V	16.3V
185V <sub>AC</sub>	0.99	413V	12.01V	15.4V
230V <sub>AC</sub>		468V	12.01V	16.0V
300V <sub>AC</sub>		599V	12.01V	16.7V



(a) 185V<sub>AC</sub> 입력 전원시 V<sub>ds</sub> (좌측 0.987, 우측 0.99 커플링 조건)



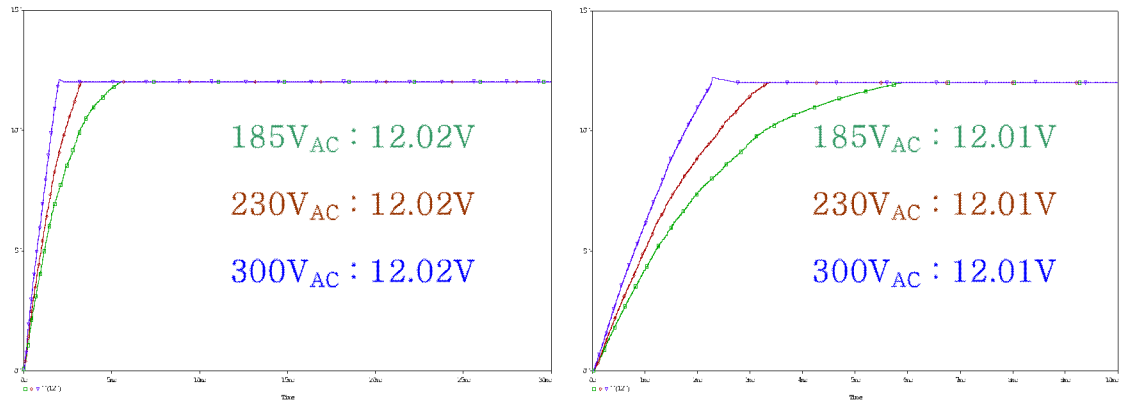
(b) 230V<sub>AC</sub> 입력 전원시 V<sub>ds</sub> (좌측 0.987, 우측 0.99 커플링 조건)



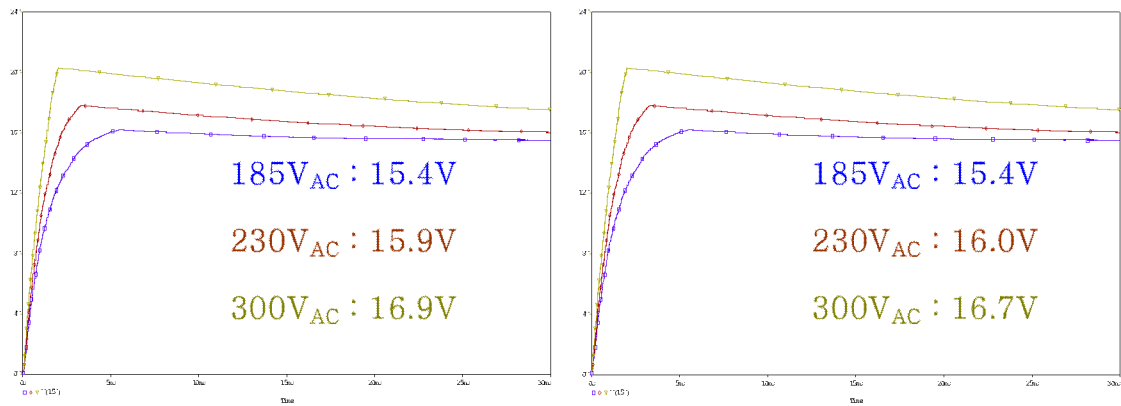
(c) 300V<sub>AC</sub> 입력 전원시 V<sub>ds</sub> (좌측 0.987, 우측 0.99 커플링 조건)

그림 5.3 V<sub>ds</sub> 특성 변화

Fig. 5.3 V<sub>ds</sub> Result



(a) 커플링 계수(좌측 0.987, 우측 0.99)에 따른 12V 출력 변화



(b) 커플링 계수(좌측 0.987, 우측 0.99)에 따른 15V 출력 변화

그림 5.4 12V, 15V 출력 전압

Fig. 5.4 12V and 15V output voltage

12V, 15V 출력단 해석 결과 입력 전압 변화 및 트랜스포머 커플링 계수 변화에 따른 출력 전압 변화가 없음을 확인하였다. 단 15V 출력은 피드백 시점에서 스펙 이상 상승 하였다가 시간이 지나면서 정상 전압으로 돌아옴을 확인할 수 있다.

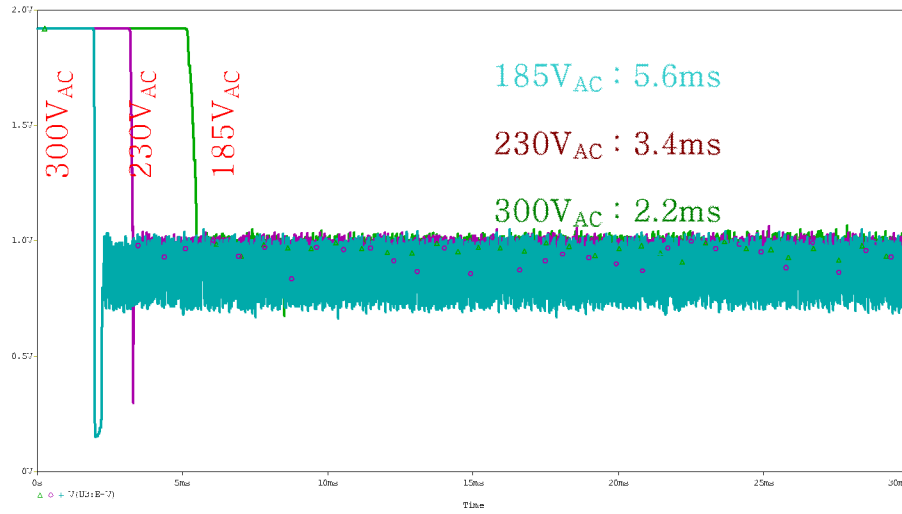


그림 5.5 입력 전압에 따른 피드백 변화

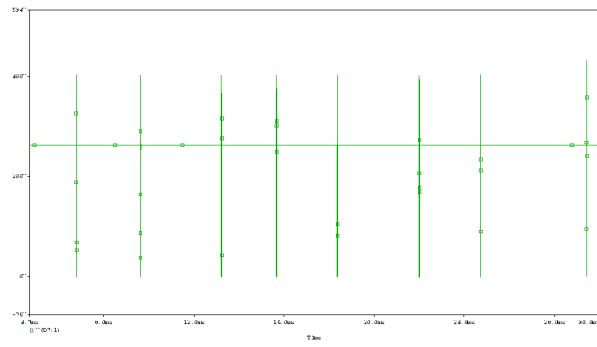
Fig. 5.5 Feedback at Input voltage condition

### 5.1.2 무부하 해석

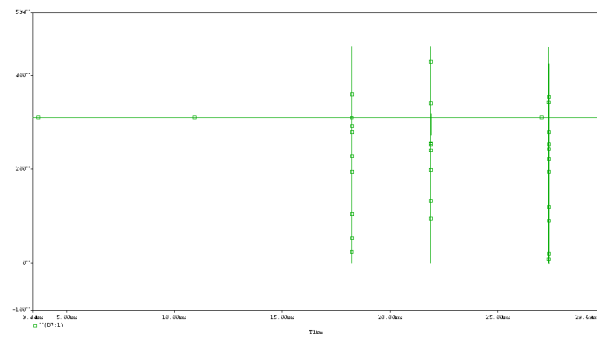
표 5.3 Vds 및 출력단 해석 결과 (무부하)

Table 5.3 Analysis result of Vds and output (Non-loading)

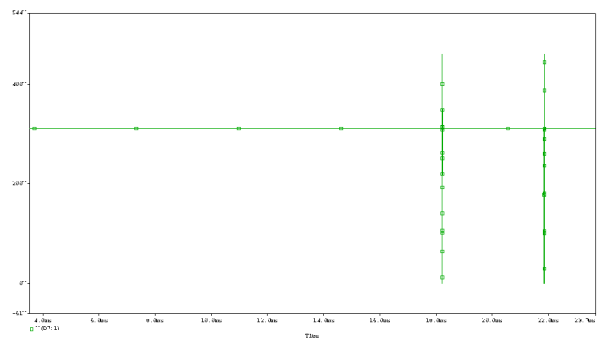
입력 전압	커플링 계수	Vds	12V 출력	15V 출력
185V <sub>AC</sub>	0.987	401V	12.02V	15.2V
230V <sub>AC</sub>		460V	12.02V	15.9V
300V <sub>AC</sub>		589V	12.15V	17.0V



(a) 185V<sub>AC</sub> 입력 전압시 Vds



(b) 230V<sub>AC</sub> 입력 전압시 Vds

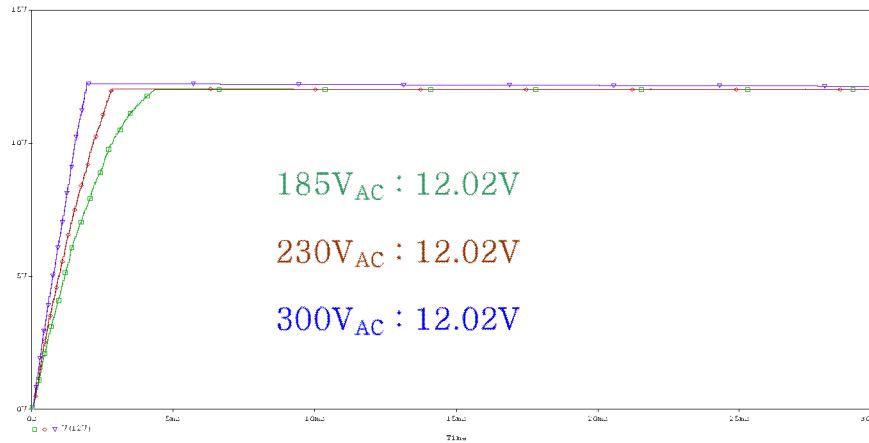


(c) 300V<sub>AC</sub> 입력 전압시 Vds

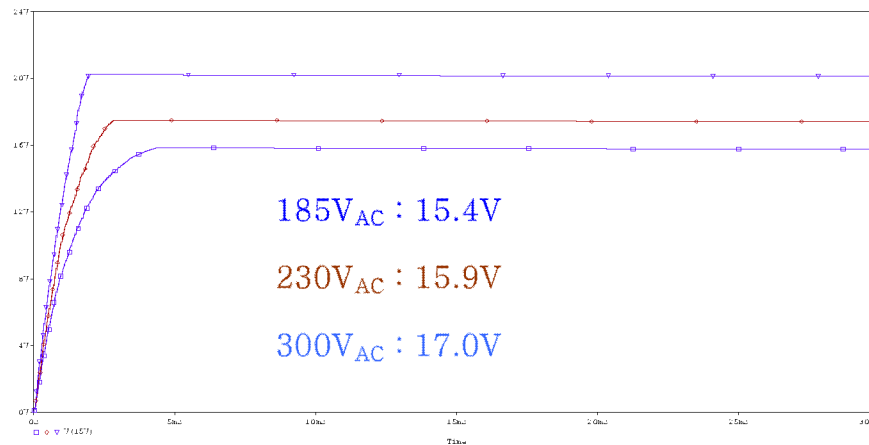
그림 5.6 무부하에서의 Vds 변화

Fig. 5.6 Vds at non-loading





(a) 12V 출력 전압



(b) 15V 출력 전압

그림 5.7 무부하시 12V, 15V 출력 전압

Fig. 5.7 Output voltage at non-loading (12V, 15V)

12V 출력단 해석결과 입력 전압 변화에 따른 출력 변화는 없다. 15V 출력은 피드백 시점에서 spec 이상 상승하였다가 하강하는 시간이 부하 인가시보다 오래 걸린다.

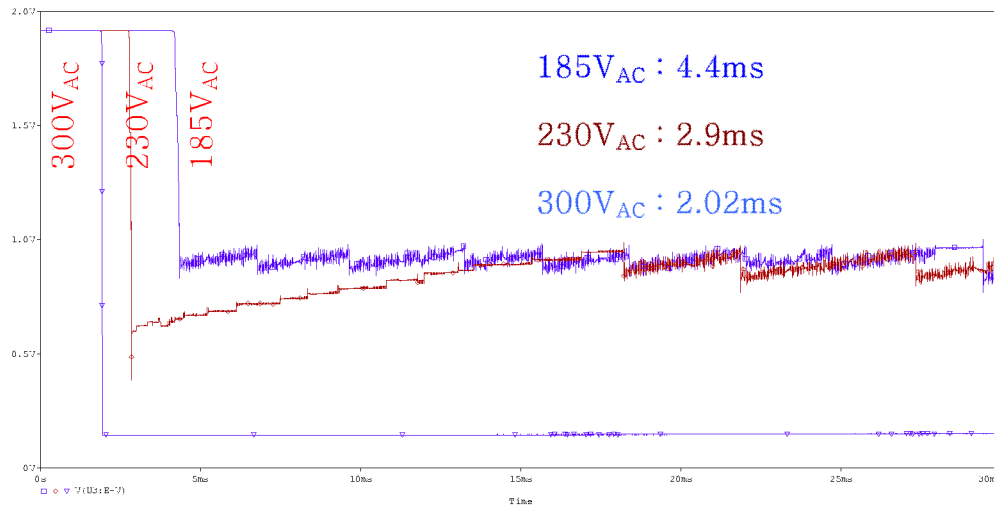


그림 5.8 무부하시 입력 전압에 따른 피드백 변화

Fig. 5.8 Feedback from input voltage at non-loading

### 5.1.3 트랜스포머 커플링 계수

트랜스포머의 커플링 계수 변화에 따라  $V_{ds}$  전압이 변화하므로  $230V_{AC}$  기준 이론치의  $V_{ds}$  전압에 가장 유사한 커플링 계수를 도출하였다. 하지만 커플링 계수 0.987로 모든 입력 전압의  $V_{ds}$  값을 맞추기에는 한계가 있다.

$V_{ds}$ 는 식 (5.1)을 통하여 계산할 수 있다.

$$V_{in} * D = V_{reset} * (1-D) \quad (5.1)$$

$$V_{reset} = V_{in(min)} * D_{max} / (1-D_{max}) \quad (5.2)$$

$$V_{ds} = V_{in} + V_{reset} \quad (5.3)$$

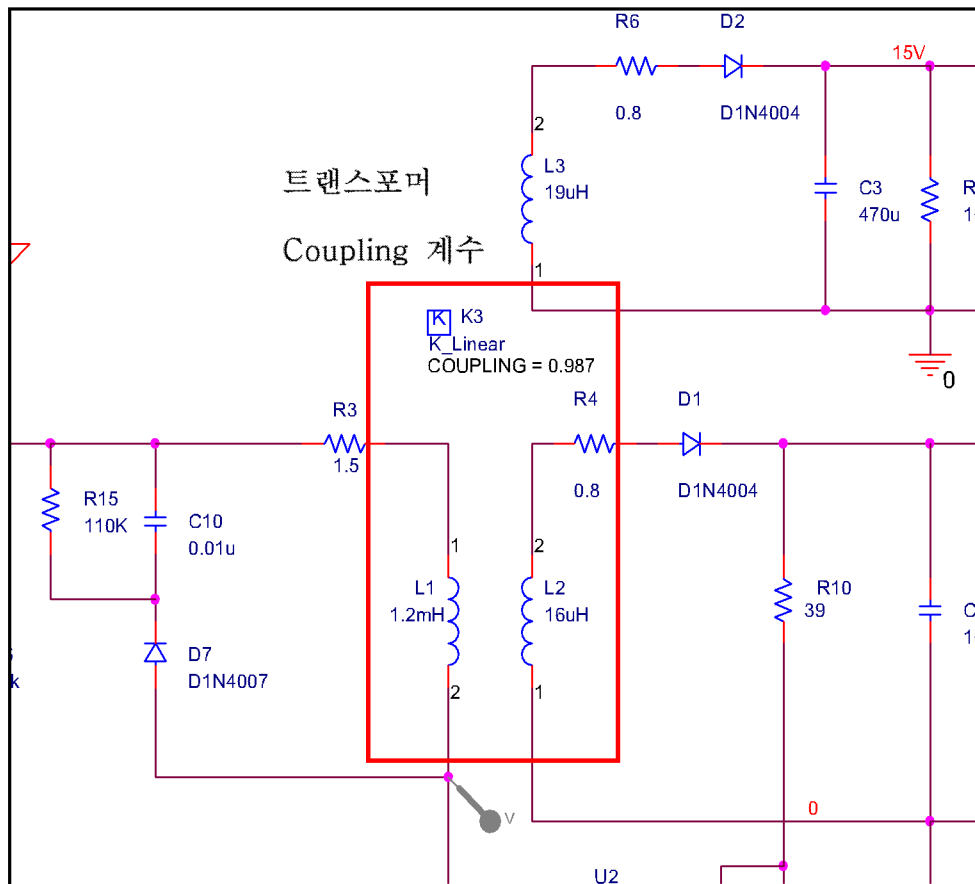


그림 5.9 트랜스포머 커플링 계수

Fig. 5.9 Transformer coupling value

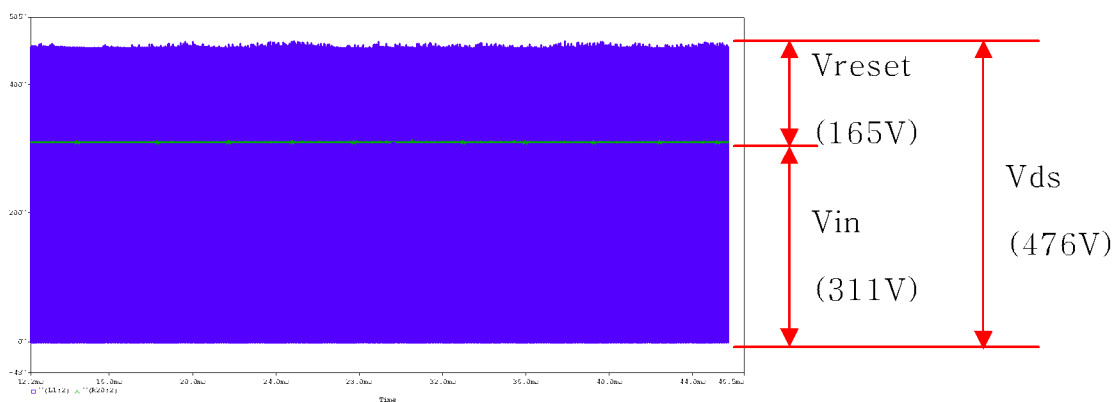


그림 5.10 해석 결과 파형

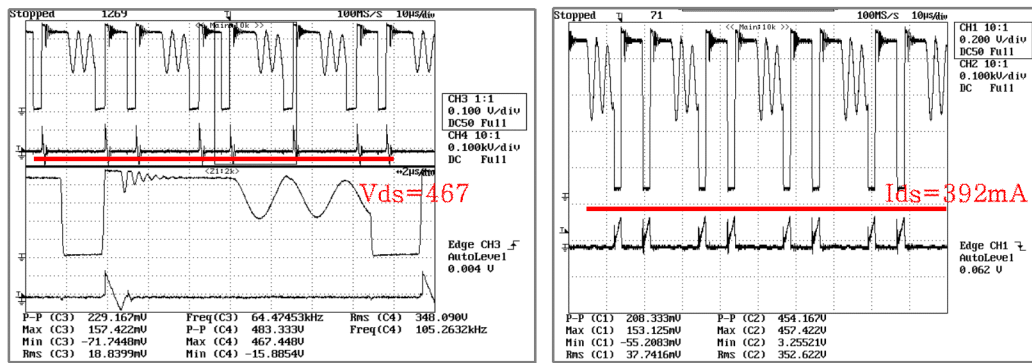
Fig. 5.10 Analysis result

## 5.2 실험 및 검증

### 5.2.1 RCD Snubber

트랜스포머 1차단 코일 양단에 서지에 의한  $V_{ds}$  전압 상승을 방지하기 위하여 R-C snubber를 사용하며, 본 논문의 시스템에 적용된 snubber resistor 110K $\Omega$ , 2W 스펙을 시뮬레이션 조건인 230V<sub>AC</sub> 및 300V<sub>AC</sub> 풀 부하 조건에서 확인하였다.

230V<sub>AC</sub> 조건에서 측정결과  $V_{ds}$ 는 467V,  $I_{ds}$ 는 392mA로 확인하였다. 검증 결과 시뮬레이션시 부하조건이 상이함을 발견하였으며, 재해석 결과 실측결과와 유사함을 확인하였다.



(a)  $V_{ds}$

(b)  $I_{ds}$

그림 5.11 230V<sub>AC</sub> 입력조건에서의  $V_{ds}$ ,  $I_{ds}$

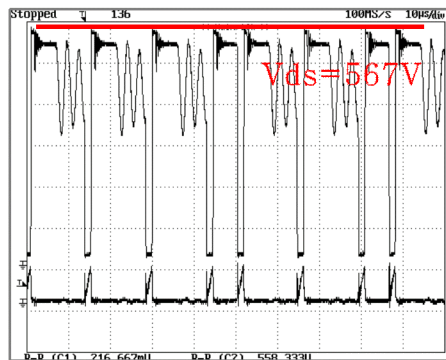
Fig. 5.11  $V_{ds}$  and  $I_{ds}$  at 230V<sub>AC</sub>

최대 인가전압인 300V<sub>AC</sub> 조건에서 측정 결과  $V_{ds}$ , wattage, 발열 온도 모두 표 5.4과 같이 설계 기준을 만족함을 확인하였다.

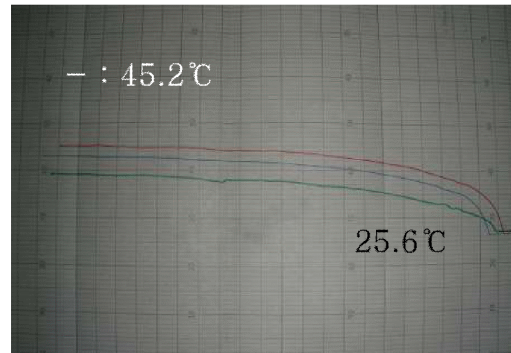
표 5.4 300V<sub>AC</sub> Snubber 저항 측정 결과

Table 5.4 Analysis result of Snubber resistor at 300V<sub>AC</sub>

	설계 기준	측정 결과
V <sub>ds</sub>	700V 이하	567V
Wattage	2W 이하	0.97W
발열 온도	35Deg. 이하	19.6Deg.



(a) V<sub>ds</sub> 측정



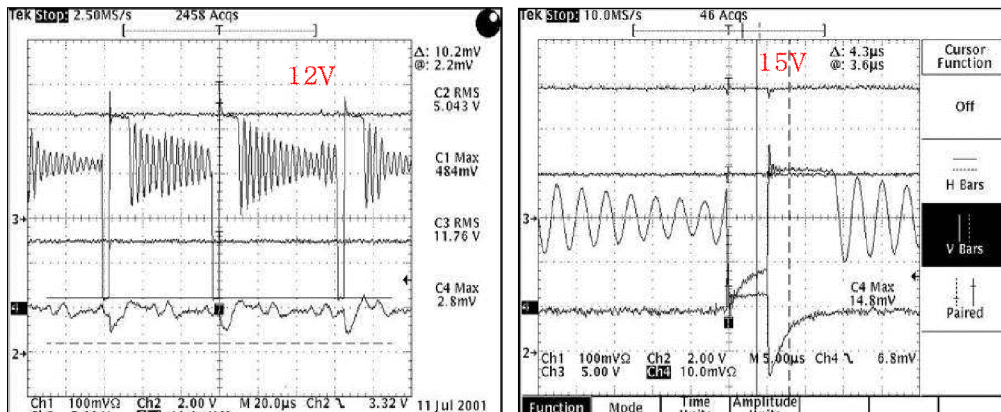
(b) 발열 온도

그림 5.12 300V<sub>AC</sub>에서의 V<sub>ds</sub> 및 발열온도

Fig. 5.12 V<sub>ds</sub> and operating temperature at 300V<sub>AC</sub>

### 5.2.2 과도부하 안정화율 (Transient load Regulation)

출력측 부하의 급변 시 출력측 전압의 안정율을 확인하며, 부하의 급변에 대해서 부하에 영향을 미치지 않는 범위 내에 들어가야 한다. 측정방법은 부하를 어느 일정한 시간을 주기로 하여 10%~50%, 10%~100%, 50%~100%로 급변 시켰을 때 출력전압의 변동분을 측정, 검토 결과 시스템이 안정적으로 동작함을 확인 하였다.



(a) 12V

(b) 15V

그림 5.13 부하변동에 따른 출력전압

Fig. 5.13 Output voltage at loading change

### 5.2.3 피드백 저항에 따른 출력 전압

시스템 설계시 고려하였던 39Ω, 220Ω, 330Ω 3가지 feedback 저항에 대하여 출력단 전압 변동율을 확인 하였다. 실험 결과 39Ω이 최적의 스펙으로 확인 하였다.

표 5.5 부하에 따른 12V 출력 전압

Table 5.5 Output voltage from loading (12V)

부하변동 F/back 저항	12V 부하 변동			
	0A	0.2A	0.5A	0.8A
39Ω	12.1	12.05	12.03	12.06
220Ω	12.01	12.3	12.27	12.33
330Ω	12.27	12.46	12.42	12.51

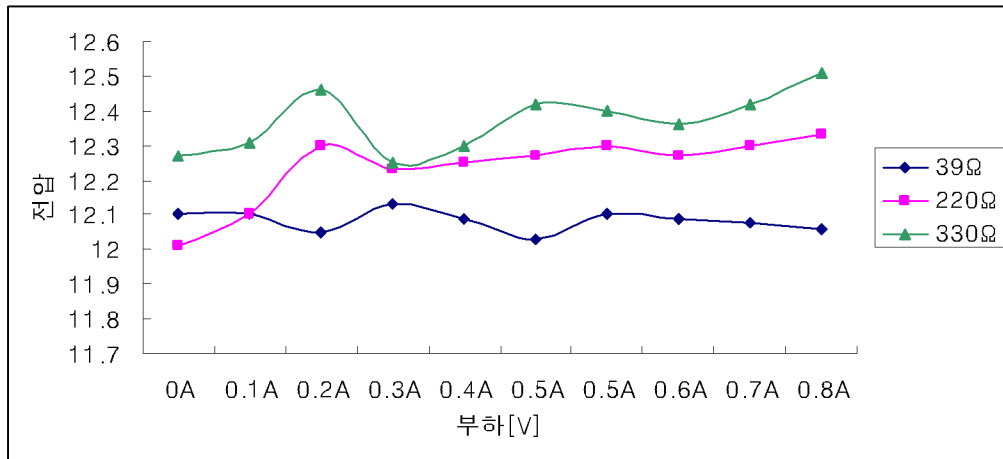


그림 5.14 피드백저항에 따른 12V 출력 전압

Fig. 5.14 Output voltage from feedback resistor (12V)

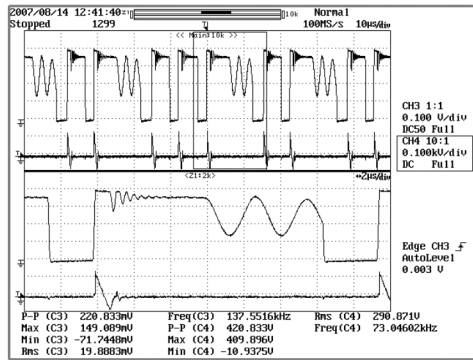
#### 5.2.4 전압 및 부하변동에 따른 스위칭 IC 특성

185V ~ 300V 입력 전압 변동 조건에서 과부하 인가 시 마진을 확인하였다.

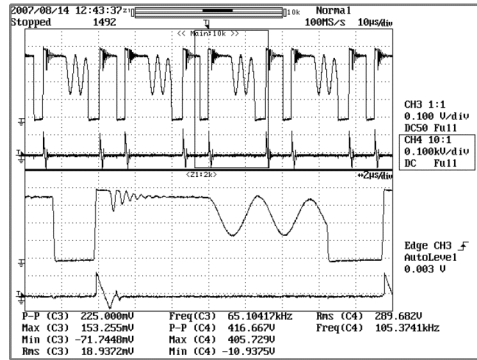
표 5.6 전압 변동에 따른  $V_{ds}$ ,  $I_{ds}$

Table 5.6  $V_{ds}$  and  $I_{ds}$  from voltage change

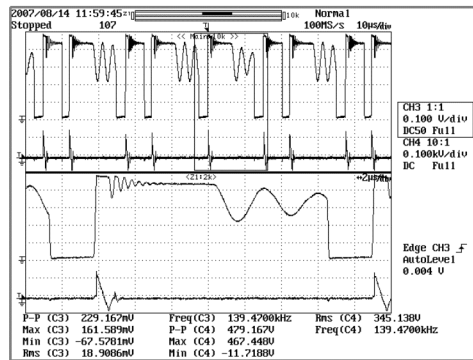
입력 전압	185V <sub>AC</sub>	230V <sub>AC</sub>	300V <sub>AC</sub>
$V_{ds}$ , 25℃	409V	467V	572V
$I_{ds}$ , 25℃	149mA	161mA	165mA
$V_{ds}$ , 50℃	405V	467V	584V
$I_{ds}$ , 50℃	153mA	157mA	169mA



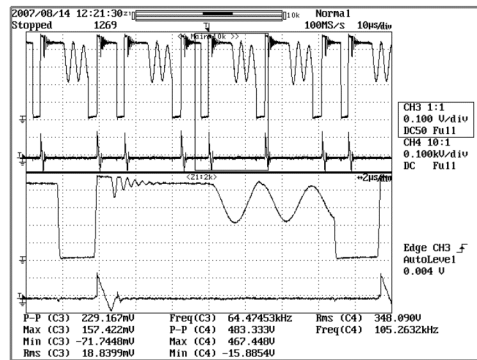
(a) 185V, 25°C



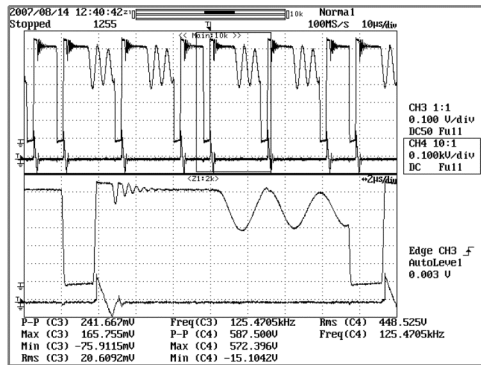
(b) 185V, 50°C



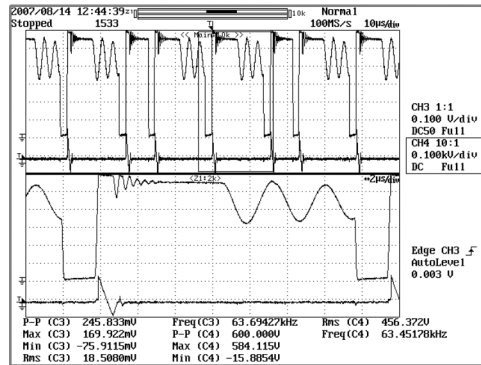
(c) 230V, 25°C



(d) 230V, 50°C



(e) 300V, 25°C



(f) 300V, 50°C

그림 5.15 전압 변동에 따른 Vds, Ids

Fig. 5.15 Vds and Ids from voltage change



### 5.2.5 입력 리플 안정화

입력측으로 역류되어 나타나는 잡음 성분을 규정하고 있으며 이는 입력측에 유기되는 노이즈의 크기를 측정하였다. 본 연구의 구성 시스템의 요구 조건은 표 5.7과 같다.

표 5.7 입력 리플 설계 요구 조건

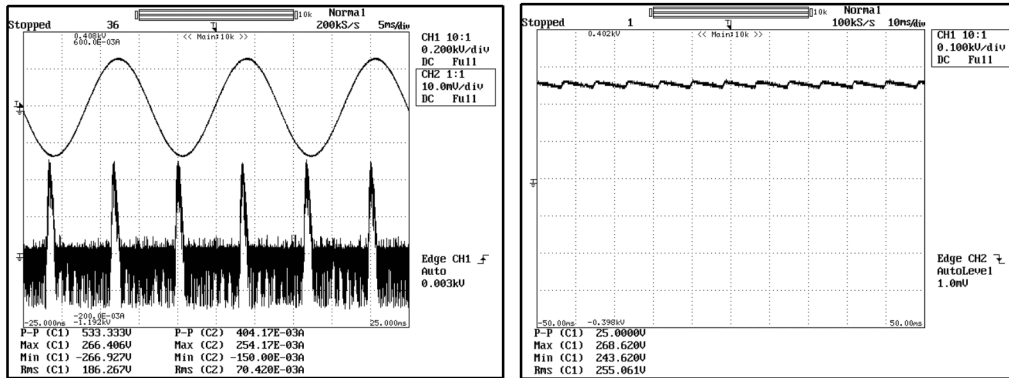
Table 5.7 Design condition from input ripple

항목	설계 요구 조건
Ripple Current	100mA 이하
Ripple Voltage Ratio	15% 이하
온도	35Deg. 이하

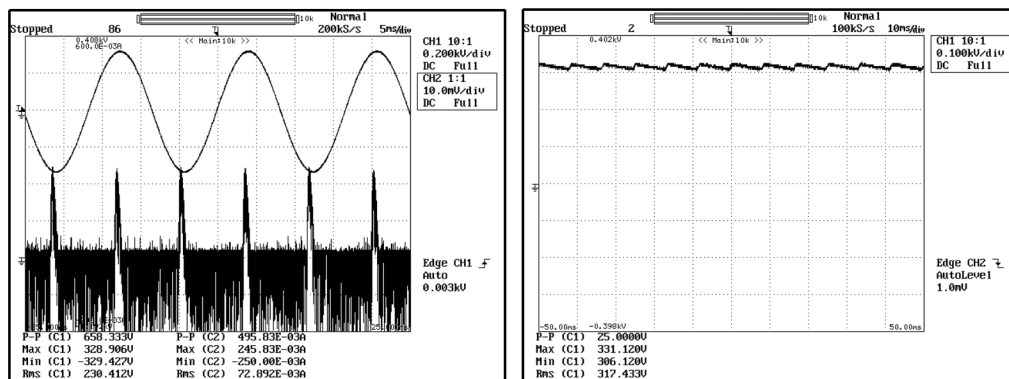
실험 결과 AC 185V 인가 조건에서  $I_{rms} = 70mA$ ,  $V_{p-p} = 25V$ 이며, AC 230V 인가 조건에서  $I_{rms} = 72mA$ ,  $V_{p-p} = 25V$ , AC 300V 인가 조건에서  $I_{rms} = 67mA$ ,  $V_{p-p} = 17V$ 로 설계 요구 스펙을 만족 하고 있으며, 리플 Ratio는 식 (5.1)과 같이 구할 수 있다.

$$\text{Ripple ratio} = [\text{Ripple Voltage}/(\text{AC인가전압} * 1.4)] * 100 \quad (5.1)$$

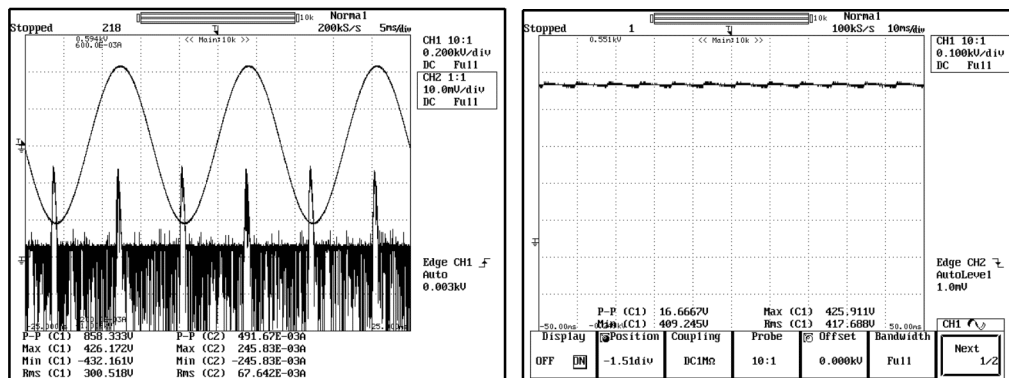
식 (5.1)에 따라 각 인가 전압 조건의 리플 Ratio는 8%, 8%, 4%이며, 커패시터의 온도 측정 결과 11.1Deg.로 요구 스펙을 만족하고 있다.



(a) AC 185V 인가 조건



(b) AC 230V 인가 조건



(c) AC 300V 인가 조건

그림 5.16 전압 변동에 따른 입력 커패시터 리플

Fig. 5.16 Capacitor ripple from voltage change

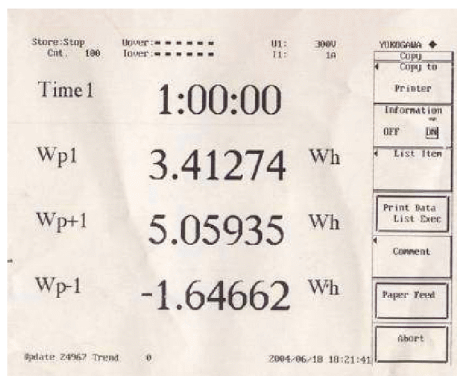
표 5.8 커패시터 리플 측정 결과

Table 5.8 Analysis result of capacitor ripple

	185V	230V	300V
Irms	70mA	72mA	67mA
V <sub>p-p</sub>	25V	25V	17V
Ratio	8%	8%	4%

### 5.2.6 대기 전력

대기전력 측정 결과, 기존 리니어 트랜스포머가 적용된 시스템의 대기전력 3.41W에서 0.88W로 2.53W 개선 되었으며, 대기전력 규제사항인 1W 미만을 달성하였다.



(a) 리니어 시스템



(b) SMPS 시스템

그림 5.17 대기전력 측정

Fig. 5.17 Standby power

### 5.2.7 효율 (Efficiency)

효율 측정은 출력전력 대 입력전력의 비로 확인하며, 일반적으로 최대부하와 정격 입력 조건에서 실시한다. 본 논문의 시스템에서는 최대 부하 조건에서 입력 전원 조건별 측정 결과, 모두 80% 정도의 효율 특성을 확인하였다.

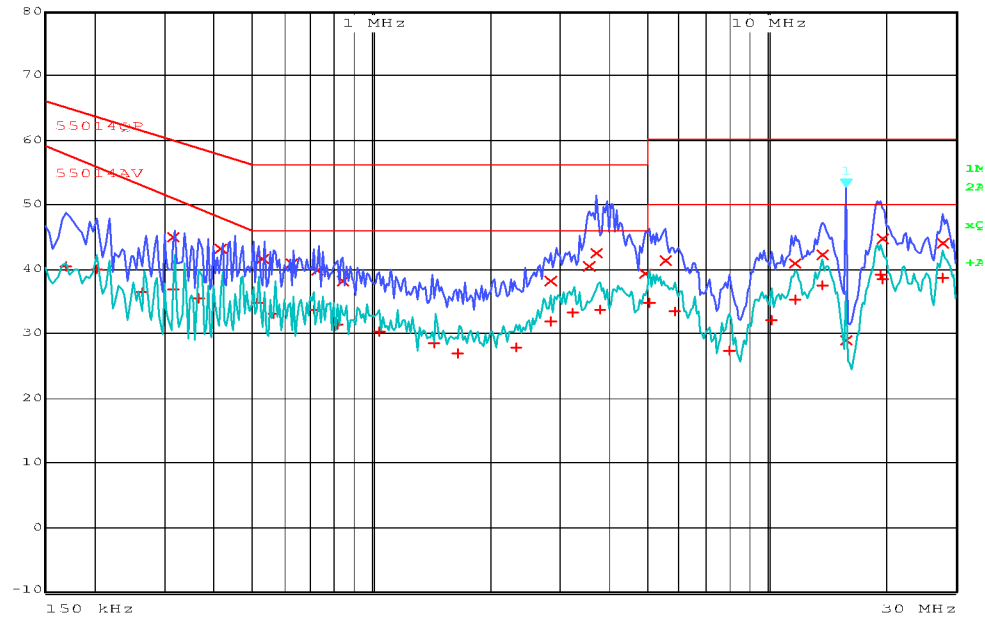
$$\text{효율 (\%)} = \frac{\text{정격출력전압} \times \text{정격출력전류}}{\text{정격입력전압} \times \text{입력전류}} \times 100 \quad (5.2)$$

표 5.9 전압 변동에 따른 효율 특성

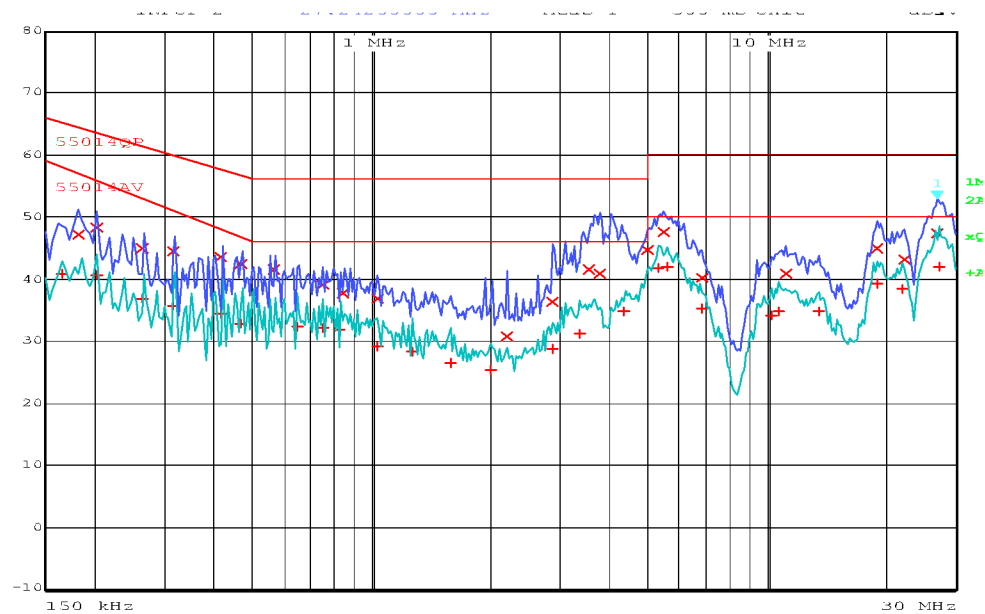
Table 5.9 Efficiency from voltage change

	+ 12V	+ 15V	Pin	Pout	Efficiency
	800mA	100mA	[W]	[W]	[%]
185V <sub>AC</sub>	12.396	16.070	9.68	7.805	80.63
230V <sub>AC</sub>	12.396	16.061	9.75	7.804	80.04
300V <sub>AC</sub>	12.396	16.064	9.89	7.804	78.91

## 5.2.8 EMI (Electromagnetic Interference)



### Neutral CE (Conducted Emission)



(b) Live CE

그림 5.18 CE 측정 결과

Fig. 5.18 CE Analysis result

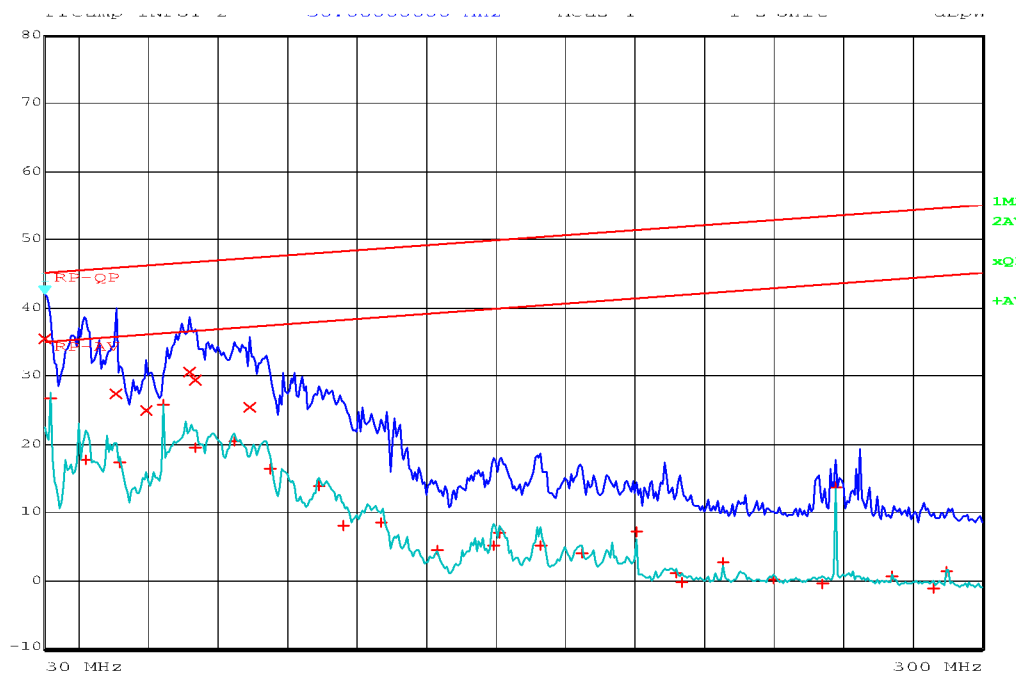


그림 5.19 RP(Radiated Power) 측정 결과

Fig. 5.19 RP Analysis result

## 6. 결 론

시스템의 효율 향상을 위하여 산업계의 많은 전원회로가 SMPS 방식을 사용하고 있지만, 특히 20W급 이하의 소형 가전기기에서는 리니어 트랜스포머 파워 서플라이 방식이 60% 이상을 차지하고 있다. 최근 전자기기의 소형화, 경량화와 효율개선을 위하여 기존 리니어 시스템에서 SMPS로 전환하고 있으며, 향후 70%이상의 전원회로가 SMPS 방식으로 구성될 것으로 예측된다.

본 논문에서는 회로 단순화 및 시스템의 경량화, 그리고 원가 절감을 위하여 산업계에서 많이 사용하고 있는 전류제한 ON/OFF 제어 방식을 적용한 PI社의 TinySwitch IC를 이용하여 에어컨 및 공기청정기에 적용 가능한 절연형 플라이백 컨버터를 설계하였으며, PSpice를 이용하여 시스템의 동작 및 특성을 알아보고 실제 시스템 구성을 통하여 특성을 검증하였다.

연구 결과 185 ~ 300V<sub>AC</sub> 입력 전원 가변 조건에서 2차단 출력 전압 12V, 15V의 안정된 공급으로 인한 시스템 안정화 및 80% 수준의 시스템 효율 특성을 확인하였다. 또한 132kHz의 스위칭을 통해 트랜스포머의 크기를 감소시켜 전원시스템을 소형화, 경량화 하였다. 그리고 국제적인 규제 활동이 강화되고 있는 대기전력에서도 0.88W로 규제치인 1W 미만을 달성함으로써, 60% 이상을 차지하고 있는 리니어 트랜스포머 파워 서플라이 방식의 가전기기 전원단에 대하여 SMPS 방식으로 전환시 PWM 또는 전류모드 제어방식과 다른 전류제한 ON/OFF 제어 방식에 대하여 체계적인 설계 방향성을 제시 하였다.

## 참 고 문 헌

- [1] “전원회로 설계마스터”, 2004, 전자기술연구회
- [2] Power Integrations, “Power Integrated Circuit Data Book”
- [3] Rudy P. Severns, G. Ed Bloom, “Modern DC-DC Switchmode Power Conversion Circuits”, 1985, Van Nostrand Reinhold.
- [4] Muhammad H. Rashid, “Power Electronics Circuits, Devices, and Applications 3rd Edition”, 2005
- [5] A.J.Forsyth, and S.V.Mollov, “Modeling and control of DC-DC converters,” Power Engineering Journal, Vol.12, No.5, 1998, pp.229-236.
- [6] K.Kit Sum, Switch Mode Power Conversion-Basic Theory and Design. New York : Marcel Dekker. 1984, Chapter 1.
- [7] M.H.Rashid, SPICE for Power Electronics Using PSpice. Englewood Cliffs, N.J : Prentice-Hall. 1993, chapters 10 and 11.
- [8] P. Wood, Switching Power Converters. New York: Van Nostrand Reinhold. 1981.
- [9] R.P. Sevems and G.E. Bloom, Modern DC-to-DC Switch Mode Power Converter Circuits. New York: Van Nostrand Reinhold. 1983.



Design of Fly-back Converter based on  
Current Limit ON/OFF Control\*

Sung-hak Kim

*Department of Circuit and Embedded System*  
*Graduate School Kyungpook National University*  
*Daegu, Korea*  
*(Supervised by Professor Byung-cho Choi)*

**(Abstract)**

Recently standby power in electrical & electronic products as an issue of GREEN IT have raised up. Korea have tried to promote “Standby Korea 2010” which is its roadmap of lowering standby power under 1W., “Energy Star” have been operated in the U.S.

The Appliances being complied with EuP should be under 1W in a year after standby power comes into effect and bring up the issues of intensifying under 0.5W after 3 years.

---

\* A thesis submitted to the Council of the Graduate School of Kyungpook National University in partial fulfillment of the requirements for the degree of Master of Engineering. in December, 2008.

This paper shows insulated Fly Back Convertor Design of Air Purifier with TinySwitch IC having power conversion function due to limit of Linear Transformer coping with standby power.

Fly Back Convertor suited to under 50W among SMPS types is designed and Power consumption of Air Purifier is 11W

This paper tried to verify TinySwitch IC function and potential problem in its design by PSpice and make its design for the accurate simulation.

As a result, 80% of System effectiveness and under 1W of standby power in 0.88W was achieved and this design saved system size and making cost with TinySwitch IC compared with the system with RCC, discrete components and PWM IC.

Finally, this paper shows the roadmap for the developer by Fly-back converter suited to digital appliances.